

## [12] 发明专利申请公开说明书

[21] 申请号 01143559.3

[43] 公开日 2002 年 7 月 17 日

[11] 公开号 CN 1359103A

[22] 申请日 2001.12.12 [21] 申请号 01143559.3

[30] 优先权

[32] 2000.12.12 [33] JP [31] 377838/2000

[32] 2000.12.28 [33] JP [31] 401172/2000

[71] 申请人 株式会社东芝

地址 日本东京都

[72] 发明人 小竹晃一 石泽良之 小岛正

[74] 专利代理机构 中国国际贸易促进委员会专利商标事

务所

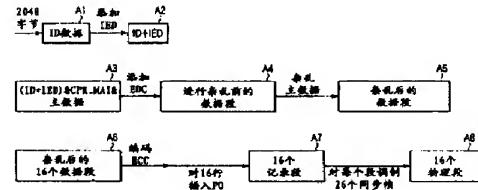
代理人 吴丽丽

权利要求书 13 页 说明书 21 页 附图页数 10 页

[54] 发明名称 采用纠错码的数据处理方法和采用该方法的设备

[57] 摘要

本发明提供一种采用纠错码的数据处理方法和采用该方法的设备。其中，当为存储器(2)中存储的数据生成并添加纠错码时，即使该存储器(2)上的数据中出现错误，仍可消除该错误的负面影响。在本发明中，当在存储器(2)中存储数据时，事先利用另一个存储器(1)，例如 SRAM，生成纠错码 PI。把纠错码 PI 和数据一起写入到存储器(2)中。当存储 16 个区段的数据和 PI 后，为数据和 PI 生成并添加纠错码 PO。当从存储器(2)读出该数据时，每次读出一个 PI 系列进行一次 PI 校正处理。这使得即使在存储器(2)上该数据被破坏(或出现错误)时仍有可能恢复原始数据。



## 权利要求书

1. 一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

通过利用一个第一存储器（1）为  $M \times N$  行的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$ ；

在一个第二存储器（2）中汇集  $K$  个  $M \times (N+P)$  行的由  $(M \times (N+P))$  字节组成的添加了纠错码  $PI$  的数据块以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

通过利用所述第二存储器为所述聚合数据块中的每列生成  $S$  字节的纠错码  $PO$  并对该列添加该纠错码  $PO$  以生成纠错乘积码块（ECC 块）；

在从所述第二存储器读出所述 ECC 块并发送该 ECC 块之前利用添加到各行的纠错码  $PI$  进行错误校正处理（3，10）；以及

按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上。

2. 一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

通过利用一个第一存储器（1）为  $M \times N$  行的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$ ；

在一个第二存储器（2）中汇集  $K$  个  $M \times (N+P)$  行的由  $(M \times (N+P))$  字节组成的添加了纠错码  $PI$  的数据块以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

通过利用所述第二存储器（2）为所述聚合数据块中的每列生成  $(S=K \times Q)$  字节的纠错码  $PO$  并对该列添加该纠错码  $PO$ ；

以  $Q$  字节为单位把所述纠错码  $PO$  分布到  $K$  个添加了纠错码  $PI$  的数据块中以使每个块构建成一个由数据和纠错码组成的并包含固定的  $(M+Q) \times (N+P)$  字节量的纠错乘积码块（ECC 块）；

在从所述第二存储器读出所述 ECC 块并发送该 ECC 块之前利用添加到各行的纠错码  $PI$  进行错误校正处理（3，10）；以及

按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上。

3.一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

当对  $M$  行  $\times$   $N$  列中  $(M \times N)$  字节组成的数据块中的每行生成并添加纠错码 PI 时，

包含着第一过程和第二过程，其中第一过程从主计算机按行（含有  $N$  字节）地接收数据并顺序地在第二存储器（2）中存储所发送的  $N$  字节数据，第二过程并行于第一过程基于所述发送的  $N$  字节数据为每个所述行生成  $P$  字节的纠错码、顺序地把生成的  $P$  字节的纠错码 PI 存储到所述第二存储器中并在  $M$  行  $\times$   $(N+P)$  列中生成由  $(M \times (N+P))$  字节组成的添加了纠错码 PI 的数据块；

在第二存储器（2）中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码 PI 的数据块以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

通过利用所述第二存储器（2）为所述聚合数据块中的每列生成  $S$  字节的纠错码 PO 并对该列添加该纠错码 PO 以生成纠错乘积码块（ECC 块）；

在从所述第二存储器（2）读出所述 ECC 块并发送该 ECC 块之前利用添加到各行的纠错码 PI 进行错误校正处理（3，10）；以及

按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上。

4.根据权利要求 1、2 或 3 的数据处理方法，其特征在于，当基于所述纠错码 PI 在所述 ECC 块进行错误校正处理时，仅使纠错码 PO 的各行进行错误校正处理。

5.依据权利要求 1、2 或 3 的数据处理方法，其特征在于：

从所述第二存储器（2）中顺序地读出所述 ECC 块的每行并存储在一个第三存储器（3）中，

当基于纠错码 PI 对所述第三存储器中存储的单位块进行错误校正处理时，对所述第三存储器中存储的数据块里的每一行或对纠错码 PO 的行进行错误校正处理，以及

按行的次序顺序地发送经过了所述错误校正处理的单位块或把该单

位块记录到记录媒体上。

6. 一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

当发送或从记录媒体读出并且接收含有  $(K \times M \times (N+P))$  字节的添加了纠错码 PI 的聚合数据块以及含有  $(S \times (N+P))$  字节的纠错码 PO 块时，其中，对汇集着 K 个由 M 行  $\times$  N 列中的  $(M \times N)$  字节构成的从而包含  $(K \times (M \times N))$  字节的聚合数据块的每行添加 P 字节的纠错码 PI，而所述纠错码 PO 块为对所述包含着纠错码 PI 块的聚合数据块的每列生成 S 字节的纠错码 PO，

通过利用一个第二存储器 (2) 基于所述纠错码 PI 和 PO 对所述聚合数据块中的错误数据字节进行第一错误校正处理；以及

通过利用第一存储器 (1) 基于所述纠错码 PI 对受过所述第一错误校正处理的数据进行行错误校正处理。

7. 一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

当发送或从记录媒体读出并接收纠错乘积码块 (ECC 块) 时，其中所述 ECC 块是这样构成的：对 M 行  $\times$  N 列中的由  $(M \times N)$  字节组成的数据块中的每行生成并添加 P 字节的纠错码 PI；把 K 个 M 行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码 PI 的数据块汇集在一起以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；对所述聚合数据块的每列生成并添加  $(S=K \times Q)$  字节的纠错码 PO；并以 Q 字节为单位把所述纠错码 PO 分布到 K 个添加了纠错码 PI 的数据块从而使每个数据块由数据和纠错码组成并包含固定的  $(M+Q) \times (N+P)$  字节数量，

利用一个第二存储器 (2) 基于所述纠错码 PI 和 PO 对所述数据块中的错误数据字节进行错误校正处理，并且然后

通过使用一个第一存储器 (1) 基于所述纠错码 PI 对经过了所述第一错误校正处理的数据进行行错误校正处理。

8. 依据权利要求 6 或 7 的数据处理方法，其特征在于，仅当从所述第二存储器 (2) 读出数据的过程中从添加到所述数据块的错误检测码 (EDC) 判断出在所述数据块中存在错误时才利用所述第一存储器 (1) 进行错误校正处理。

9.一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

通过利用一个第一存储器（1）为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$  以形成一个数据块；

在一个第二存储器（2）中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的所述添加了纠错码  $PI$  的数据块以生成一个含有  $(K \times (M \times (N+P)))$  字节的聚合数据块并且利用所述第二存储器为所述聚合数据块中的每列生成  $S$  字节的纠错码并对该列添加该纠错码  $PO$  以生成一个纠错乘积码块（ECC 块）；

在从所述第二存储器读出并发送该 ECC 块之前利用添加到所述 ECC 块的每行的纠错码  $PI$  进行错误校正处理，

按行的次序顺序地发送经受过所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上；

当发送或从记录媒体读出并且接收该经受过所述错误校正处理的 ECC 块时，通过利用所述第二存储器（2）基于所述纠错码  $PI$  和  $PO$  对所述数据块中的错误数据字节进行第一错误校正处理；以及

通过利用第一存储器（1）基于所述纠错码  $PI$  对受过所述第一错误校正处理的数据进行错误校正处理。

10.一种采用纠错码的数据处理方法，其特征在于包括下述步骤：

通过利用一个第一存储器（1）为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$  以形成一个数据块；

在一个第二存储器（2）中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的所述添加了纠错码  $PI$  数据块以生成一个含有  $(K \times (M \times (N+P)))$  字节的聚合数据块并且通过利用所述第二存储器（2）为所述聚合数据块中的每列生成  $(S=K \times Q)$  字节的纠错码  $PO$  并对该列添加该纠错码  $PO$ ；

以  $Q$  字节为单位把所述纠错码  $PO$  分布到  $K$  个添加了纠错码  $PI$  的数据块从而以每个数据块含有由数据块和纠错码组成的固定  $(M+Q) \times$

(N+P)字节量的方式构建一个纠错乘积码块(ECC块);

在从所述第二存储器读出并发送该ECC块之前利用添加到所述ECC块的每行的纠错码PI进行错误校正处理;

按行的次序顺序地发送经受过所述纠错处理的ECC块或者把该ECC块记录在记录媒体上;

当发送或从记录媒体读出并且接收该经受过所述错误校正处理的ECC块时,通过利用所述第二存储器(2)基于所述纠错码PI和PO对所述数据块中的错误数据字节进行第一错误校正处理;以及

通过利用第一存储器(1)基于所述纠错码PI对经受过所述第一错误校正处理的数据进行行错误校正处理。

11.依据权利要求9或10的处理方法,其特征在于,在通过利用所述第二存储器(2)基于所述纠错码PI和PO对所述数据块中的错误数据字节进行第一错误校正处理之前,通过利用所述第二存储器(2)基于纠错码PI对包含记录中的存储错误的错误数据字节进行错误校正处理。

12.依据权利要求1、2、3、6、7、9和10中任一权利要求的数据处理方法,其特征在于所述第一存储器(1)是SRAM(静态RAM)。

13.依据权利要求1、2、3、6、7、9和10中任一权利要求的数据处理方法,其特征在于,利用所述纠错码PI进行的错误校正处理通过仅计算从P字节纠错码PI得到的模式检测值(P字节)中的一部分(R字节, R < P)检测错误,仅当判断存在错误时,才进行校正处理。

14.一种数据处理设备,其在发送添加了纠错码的数据时或者在记录媒体上记录该添加了纠错码的数据时利用依据权利要求1、2或3中任一权利要求的数据处理方法获得该添加了纠错码的数据。

15.一种数据处理设备,其在发送添加了纠错码的数据或从记录媒体读该添加了纠错码的数据并且接收时利用依据权利要求6或7的数据处理方法获得纠错后的输出数据。

16.一种数据处理设备,其在发送添加了纠错码的数据或在记录媒体上记录该添加了纠错码的数据时或者发送添加了纠错码的数据或从记录媒体读该添加了纠错码的数据并且接收时,利用依据权利要求9或10的

数据处理方法获得该添加了纠错码的数据或纠错后的输出数据。

17.一种采用纠错码的数据处理设备，其特征在于包括：

装置（8），用于通过利用一个第一存储器（1）为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$ ；

装置（2），用于在一个第二存储器中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码  $PI$  的数据块以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

装置（9），用于通过利用所述第二存储器为所述聚合数据块中的每列生成  $S$  字节的纠错码  $PO$  并对该列添加该纠错码  $PO$  以生成纠错乘积码块（ECC 块）；

装置（2，10），用于在从所述第二存储器读出所述 ECC 块并发送该 ECC 块之前利用添加到各行的纠错码  $PI$  进行错误校正处理；以及

装置（4），用于按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上。

18.一种采用纠错码的数据处理设备，其特征在于包括：

装置（8），用于通过利用一个第一存储器（1）为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码  $PI$  并对该行添加该纠错码  $PI$ ；

装置（2），用于在一个第二存储器中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码  $PI$  的数据块以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

装置（2，9），用于通过利用所述第二存储器为所述聚合数据块中的每列生成  $(S=K \times Q)$  字节的纠错码  $PO$  并对该列添加该纠错码  $PO$ ；

装置（2，9），用于以  $Q$  字节为单位把所述纠错码  $PO$  分布到  $K$  个添加了纠错码  $PI$  的数据块中以使每个数据块构建成一个由数据和纠错码组成的并包含固定的  $(M+Q) \times (N+P)$  字节数量的纠错乘积码块（ECC 块）；

装置（3，10），用于在从所述第二存储器读出所述 ECC 块并发送该

ECC 块之前利用添加到各行的纠错码 PI 进行错误校正处理；以及  
装置 (4)，用于按行的次序顺序地发送经受过所述纠错处理的 ECC  
块或者把该 ECC 块记录在记录媒体上。

19. 一种采用纠错码的数据处理设备，其特征在于包括：

当对  $M$  行  $\times$   $N$  列中  $(M \times N)$  字节组成的数据块中的每行生成并添  
加纠错码 PI 时，

装置 (2, 18)，用于包含着第一过程和第二过程，其中第一过程从  
一个主计算机按行（含有  $N$  字节）地接收数据并顺序地在第二存储器中  
存储所发送的  $N$  字节数据，第二过程并行于第一过程基于所述发送的  $N$   
字节数据为每个所述行生成  $P$  字节的纠错码 PI、顺序地把生成的  $P$  字节  
的纠错码 PI 存储到所述第二存储器中并在  $M$  行  $\times$   $(N+P)$  列中生成由  $(M$   
 $\times$   $(N+P))$  字节组成的添加了纠错码 PI 的数据块；

装置 (2)，用于在一个第二存储器中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中  
的由  $(M \times (N+P))$  字节组成的添加了纠错码 PI 的数据块以生成含有  $(K$   
 $\times (M \times (N+P)))$  字节的聚合数据块；

装置 (9)，用于通过利用所述第二存储器为所述聚合数据块中的每  
列生成  $S$  字节的纠错码 PO 并对该列添加该纠错码 PO 以生成纠错乘积码  
块 (ECC 块)；

装置 (3, 10)，用于在从所述第二存储器读出所述 ECC 块并发送该  
ECC 块之前利用添加到各行的纠错码 PI 进行错误校正处理；以及

装置 (4)，用于按行的次序顺序地发送经受过所述纠错处理的 ECC  
块或者把该 ECC 块记录在记录媒体上。

20. 依据权利要求 17、18 或 19 的数据处理设备，其特征在于，当基  
于所述纠错码 PI 在所述 ECC 块进行错误校正处理时，仅使纠错码 PO  
的各行受到错误校正处理。

21. 依据权利要求 17、18 或 19 的数据处理设备，其特征在于还包括：

装置 (3)，用于从所述第二存储器中顺序地读出所述 ECC 块的每行  
并存储在一个第三存储器中，

装置 (10)，用于当基于纠错码 PI 对所述第三存储器中存储的单位

块进行错误校正处理时，对所述第三存储器中存储的数据块里的每一行或对纠错码 **PO** 的行进行错误校正处理，以及

装置（4），用于按行的次序顺序地发送经过了所述错误校正处理的单位块或把该单位块记录到记录媒体上。

22.一种采用纠错码的数据处理设备，其特征在于包括：

当发送或从记录媒体读出并且接收含有  $(K \times M \times (N+P))$  字节的添加了纠错码 **PI** 的聚合数据块以及含有  $(S \times (N+P))$  字节的纠错码 **PO** 块时，其中，对汇集着  $K$  个由  $M$  行  $\times$   $N$  列中的  $(M \times N)$  字节构成的从而包含  $(K \times (M \times N))$  字节的聚合数据块的每行添加  $P$  字节的纠错码 **PI**，而所述纠错码 **PO** 块为对所述聚合数据块的以及所述添加了纠错码 **PI** 的块的每列生成  $S$  字节的纠错码 **PO**，

装置（2，10，14），用于通过利用一个第二存储器基于所述纠错码 **PI** 和 **PO** 对所述聚合数据块中的错误数据字节进行第一错误校正处理；以及

装置（3，10），用于通过利用一个第一存储器基于所述纠错码 **PI** 对经过了所述第一错误校正处理的数据进行行错误校正处理。

23.一种采用纠错码的数据处理设备，其特征在于包括：

当发送或从记录媒体读出并接收纠错乘积码块（ECC 块）时，其中所述 ECC 块是这样构成的：对  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成并添加  $P$  字节的纠错码 **PI**；把  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码 **PI** 的数据块汇集在一起以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；对所述聚合数据块的每列生成并添加  $(S=K \times Q)$  字节的纠错码 **PO**；并以  $Q$  字节为单位把所述纠错码 **PO** 分布到  $K$  个添加了纠错码 **PI** 的数据块从而使每个数据块由数据和纠错码组成并包含固定的  $(M+Q) \times (N+P)$  字节数量，

装置（2，14），用于利用一个第二存储器基于所述纠错码 **PI** 和 **PO** 对所述数据块中的错误数据字节进行错误校正处理，及

装置（1，10），用于通过使用第一存储器基于所述纠错码 **PI** 对受过所述第一错误校正处理的数据进行行错误校正处理。

24. 依据权利要求 22 或 23 的数据处理设备，其特征在于，仅当从所述第二存储器读数据的过程中从添加到所述数据块的错误检测码 (EDC) 判断出在所述数据块中存在错误时才利用所述第一存储器进行错误校正处理。

25. 一种采用纠错码的数据处理设备，其特征在于包括：

装置 (1, 8)，用于通过利用第一存储器为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码 PI 并对该行添加该纠错码 PI 以形成一个数据块；

装置 (2, 9)，用于在第二存储器中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的所述添加了纠错码 PI 的数据块以生成一个含有  $(K \times (M \times (N+P)))$  字节的聚合数据块并且利用所述第二存储器为所述聚合数据块中的每列生成  $S$  字节的纠错码并对该列添加该纠错码 PO 以生成一个纠错乘积码块 (ECC 块)；

装置 (3, 10)，用于在从所述第二存储器读出并发送该 ECC 块之前利用添加到所述 ECC 块的每行的纠错码 PI 进行错误校正处理，

装置 (4)，用于按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上；

装置 (2, 14)，用于当发送或从记录媒体读出并且接收该受过所述错误校正处理的 ECC 块时，通过利用所述第二存储器基于所述纠错码 PI 和 PO 对所述数据块中的错误数据字节进行第一错误校正处理；以及

装置 (1, 10)，用于通过利用第一存储器基于所述纠错码 PI 对经过了所述第一错误校正处理的数据进行错误校正处理。

26. 一种采用纠错码的数据处理设备，其特征在于包括：

装置 (1, 8)，用于通过利用第一存储器为  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成  $P$  字节的纠错码 PI 并对该行添加该纠错码 PI 以形成一个数据块；

装置 (2)，用于在第二存储器中汇集  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的所述添加了纠错码 PI 数据块以生成一个含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；

装置 (2, 9), 用于通过利用所述第二存储器为所述聚合数据块中的每列生成 ( $S=K \times Q$ ) 字节的纠错码  $PO$  并对该列添加该纠错码  $PO$ ;

装置 (2), 用于以  $Q$  字节为单位把所述纠错码  $PO$  分布到  $K$  个添加了纠错码  $PI$  的数据块从而以每个数据块含有由数据块和纠错码组成的固定  $(M+Q) \times (N+P)$  字节量的方式构建一个纠错乘积码块 (ECC 块);

装置 (2, 10), 用于在从所述第二存储器读出并发送该 ECC 块之前利用添加到所述 ECC 块的每行的纠错码  $PI$  进行错误校正处理;

装置 (4), 用于按行的次序顺序地发送经过了所述纠错处理的 ECC 块或者把该 ECC 块记录在记录媒体上;

装置 (2, 10, 14), 用于当发送或从记录媒体读出并且接收该经过了所述错误校正处理的 ECC 块时, 通过利用所述第二存储器基于所述纠错码  $PI$  和  $PO$  对所述数据块中的错误数据字节进行第一错误校正处理; 以及

装置 (3, 10), 用于通过利用第一存储器基于所述纠错码  $PI$  对经过了所述第一错误校正处理的数据进行行错误校正处理。

27. 依据权利要求 25 或 26 的处理方法, 其特征在于还包括, 在通过利用所述第二存储器 (2) 基于所述纠错码  $PI$  和  $PO$  对所述数据块中的错误数据字节进行第一错误校正处理之前, 通过利用所述第二存储器基于纠错码  $PI$  对包含记录中的存储错误的错误数据字节进行错误校正处理的装置。

28. 依据权利要求 17、18、19、22、23、25 或 26 中任一权利要求的数据处理设备, 其特征在于所述第一存储器是 SRAM (静态 RAM)。

29. 依据权利要求 17、18、19、22、23、25 或 26 中任一权利要求的数据处理设备, 其特征在于, 利用所述纠错码  $PI$  进行的错误校正处理通过仅计算从  $P$  字节纠错码  $PI$  得到的模式检测值 ( $P$  字节) 中的一部分 ( $R$  字节,  $R < P$ ) 检测错误, 仅当判断存在错误时, 才进行校正处理。

30. 一种数据处理设备, 特征在于包括:

装置 (1, 2, 8), 用于为数据块的每行生成纠错码  $PI$  并把纠错码  $PI$  和所述数据块都存储在一个存储器里; 以及

装置 (2, 3, 10), 用于当在发送或记录系统中从所述存储器读出添加了纠错码的数据块时基于所述纠错码 PI 对该数据块的各行进行错误校正处理。

31. 一种数据处理设备, 其包括装置 (2, 10, 3), 用于当从存储器读出利用纠错码 PI 进行了错误校正处理的聚合数据块时再次利用所述纠错码 PI 对该聚合数据块的各行进行错误校正处理。

32. 一种采用纠错码的数据处理设备, 其特征在于包括:

PI 生成和添加装置 (8), 用于对多行 (每行含有 N 字节) 数据中的每行生成纠错码 PI (含有 P 字节), 并对该行添加该纠错码 PI;

一个缓冲存储器 (2), 用于存储通过所述 PI 生成和添加装置得到的每行包含 N+P 字节的添加了纠错码 PI 的数据;

PI 错误校正装置 (10), 用于在从所述缓冲存储器读出所述数据并发送该数据之前利用对每行添加的纠错码 PI 校正各行中的错误; 以及

存储器控制装置 (20), 当该 PI 错误校正装置进行完错误校正时, 其记住有关所述缓冲存储器中的在其中存储检测出错误的数据的存储区的信息并且用另一个存储区代替所述缓冲存储器中的其中存储了反复地被检测出错误的数据的存储区。

33. 一种采用纠错码的数据处理设备, 其特征在于包括:

PI 生成和添加装置 (8), 用于对从一个主计算机发送的多行 (每行含有 N 字节) 数据中每行生成纠错码 PI (含有 P 字节), 并对该行添加该纠错码 PI;

一个缓冲存储器 (2), 用于存储通过所述 PI 生成和添加装置得到的每行包含 N+P 字节的添加了纠错码 PI 的数据;

PO 生成和添加装置 (9), 用于汇集 K 个 M 行  $\times$  (N+P) 列中的由 (M  $\times$  (N+P)) 字节组成的添加了纠错码 PI 的数据块以生成含有 (K  $\times$  (M  $\times$  (N+P))) 字节的聚合数据块, 并且用于为所述聚合数据块中的每列生成 S 字节的纠错码 PO 并对该列添加该纠错码以生成纠错乘积码块 (ECC 块);

PI 错误校正装置 (3, 10), 用于在从所述缓冲存储器读出所述数据

并发送该数据之前利用对每行添加的纠错码 PI 校正各行中的错误; 以及控制装置 (20), 用于: 在该 PI 错误校正装置进行错误校正中检测出超过可校正的错误数量的情况下在添加所述纠错码 PI 之前再次从所述主计算机请求该数据并使该数据变成添加了纠错码 PI 的数据, 并且当在所述缓冲存储器中存储添加了纠错码 PI 的数据时指定一个不同于上次在其中存储所述数据的第一存储区的第二存储区。

34. 一种采用纠错码的数据处理设备, 其特征在于包括:

PI 生成和添加装置 (8), 用于对多行 (每行含有 N 字节) 数据中的每行生成纠错码 (含有 P 字节), 并对该行添加该纠错码 PI;

一个缓冲存储器 (2), 用于存储通过所述 PI 生成和添加装置得到的每行包含  $N+P$  字节的添加了纠错码 PI 的数据;

PO 生成和添加装置 (9), 用于汇集 K 个 M 行  $\times$  (N+P) 列中的由 (M  $\times$  (N+P)) 字节组成的添加了纠错码 PI 的数据块以生成含有 (K  $\times$  (M  $\times$  (N+P))) 字节的聚合数据块, 并且用于为所述聚合数据块中的每列生成 S 字节的纠错码 PO 并对该列添加该纠错码以生成纠错乘积码块 (ECC 块);

PI 错误校正装置 (3, 10), 用于在从所述缓冲存储器读出所述数据并发送该数据之前利用对每行添加的纠错码 PI 校正各行中的错误; 以及

控制装置 (20), 用于: 当该 PI 错误校正装置校正其中存在所述纠错码 PO 的行中的错误时检测出超过可校正的错误数量的情况下把所述缓冲存储器里的第一区中存储的包含 (K  $\times$  (M  $\times$  (N+P))) 字节的所述聚合数据块移到所述缓冲存储器里的第二区, 并且通过所述 PO 生成和添加装置为所述第二区中的包含 (K  $\times$  (M  $\times$  (N+P))) 字节的所述聚合数据块的每列生成 S 字节的纠错码并对该列添加该纠错码 PO。

35. 一种采用纠错码的数据处理设备, 其特征在于包括:

当从发送装置或记录媒体接收包含 (K  $\times$  M  $\times$  (N+P)) 字节的添加了纠错码 PI 的聚合数据块以及包含 (S  $\times$  (N+P)) 字节的纠错码 PO 块时, 其中对汇集着 K 个由 M 行  $\times$  N 列中的 (M  $\times$  N) 字节构成的从而包含 (K  $\times$  (M  $\times$  N)) 字节的每行添加 P 字节的纠错码 PI, 而所述纠错码

块 **PO** 为对所述聚合数据块以及所述纠错码 **PI** 添加块的每列生成 **S** 字节的纠错码，

第一装置 (2, 9, 14)，用于通过利用一个缓冲存储器基于所述纠错码 **PI** 和 **PO** 对所述聚合数据块中的错误数据字节进行第一错误校正处理；

第二装置 (10, 3)，用于通过利用一个容量小于所述缓冲存储器的小存储器基于所述纠错码 **PI** 对受到所述第一错误校正处理的数据中的各行进行第二错误校正处理；以及

存储器控制装置 (20)，当第二装置在 **PI** 系列中进行错误校正时，用于记住有关所述缓冲存储器中的在其中存储检测出错误的数据的存储区的信息并且用于用另一个存储区代替所述缓冲存储器中的其中存储反复地检测出错误的数据的存储区。

### 36. 一种采用纠错码的数据处理设备，其特征在于包括：

当从发送装置或记录媒体接收纠错乘积码块 (ECC 块) 时，其中所述 ECC 块是这样构成的：对  $M$  行  $\times$   $N$  列中的由  $(M \times N)$  字节组成的数据块中的每行生成并添加  $P$  字节的纠错码 **PI**；把  $K$  个  $M$  行  $\times$   $(N+P)$  列中的由  $(M \times (N+P))$  字节组成的添加了纠错码 **PI** 的数据块汇集在一起以生成含有  $(K \times (M \times (N+P)))$  字节的聚合数据块；对所述聚合数据块的每列生成并添加  $(S=K \times Q)$  字节的纠错码 **PO**；并以  $Q$  字节为单位把所述纠错码分布到  $K$  个添加了纠错码 **PI** 的数据块从而使每个块由数据和纠错码组成并包含固定的  $(M+Q) \times (N+P)$  字节数量，

第一装置 (2, 9, 14)，用于通过利用一个缓冲存储器基于所述纠错码 **PI** 和 **PO** 对所述数据块中的错误数据字节进行第一错误校正处理；

第二装置 (10, 3)，用于通过利用一个容量小于所述缓冲存储器的小存储器基于所述纠错码 **PI** 对受到所述第一错误校正处理的数据中的各行进行第二错误校正处理；以及

控制装置 (20)，用于：在第二装置进行 **PI** 校正中检测出超过可校正的错误数量的情况下对所述发送装置或记录媒体再次请求添加了所述纠错码 **PI** 的数据，并且当在所述缓冲存储器中存储该数据时指定一个不同于上次在其中存储所述数据的第一存储区的第二存储区。

## 说 明 书

采用纠错码的数据处理  
方法和采用该方法的设备

## 技术领域

本发明涉及把视频数据、声频数据或者计算机数据记录到媒体（例如光盘或磁盘）上的或者再现媒体上记录的数据时使用的一种有效的纠错码生成方法。

本发明还涉及发送或接收视频数据等时的一种有效纠错码生成方法。

本发明还涉及采用该纠错码生成方法的记录设备、再现设备和接收设备。

本发明的特征尤其在于一种在实现纠错过程中使用缓冲存储器的纠错方法。

## 技术背景

当把视频数据、声频数据、计算机数据等记录在光盘或磁盘上时，对数据块添加纠错码。在该纠错码添加过程中，数据块暂时存储在存储器中并生成用于该数据块的各行和各列的纠错码。

添加到行中的纠错码通常称为内奇偶校验并简写为 PI。添加到列中的纠错码通常称为外奇偶校验并简写为 PO。

在纠错码添加过程中，当生成纠错码之前数据块暂时存储在存储器中时，可能会破坏该存储器上该数据的一部分（或者可能出现差错）。可以把这种破坏归因于该存储器的数据模式或安装状态。另外，外部突发噪声可能具有负面效应。

此刻出现的错误称为存储错误。

在这样的情况下，对已出现存储错误的数据块（以下称为变更的数据块）生成纠错码。对该变更的数据块添加该纠错码并把结果块记录到记录媒体上。

当从该记录媒体重现数据时，纠错电路利用该纠错码对该变更的数据块进行纠错处理。即，其正确地再现该变更的数据块。这意味着包含着存储错误的数据块又被正确地再现。然而对于原始数据，存储错误是不需要的。

因此，在已出现存储错误时，不可能正确地恢复原始数据。

### 发明内容

从而，本发明的目的是提供一种采用纠错码并且即使在存储器上已出现数据错误（存储错误）时仍能恢复原始数据的数据处理方法，并且提供采用该方法的记录系统或再现系统部件和采用该方法的发送系统和接收系统。

下面是依据本发明的纠错码处理方法的基本概念。

本发明的特征在于该发送或记录系统为具有矩阵结构的数据块中的每行生成纠错码 PI 并且把该纠错码 PI 和该数据块都存储在存储器中，当从该存储器读取添加着该纠错码 PI 的该数据块时，根据该纠错码 PI 对数据块的各行进行纠错处理。

此外，本发明特征在于，当从存储器读取该利用纠错码 PI 进行了纠错处理的矩阵结构式数据块时，该接收或再现系统再次利用该纠错码 PI 对数据块的各行进行纠错处理。

具体地，当在一存储器（第一存储器）中存储数据时，本发明在生成纠错码 PI 之前使用一个分立的第二存储器（一个带有不损害数据的结构的存储器，例如 SRAM）并且把结果数据以及该数据都写入到第一存储器。

接着，在第一存储器中存储 K 段的数据和 PI 后，生成用于该数据和 PI 的纠错码 PO 并添加给它们。当从第一存储器读数据时，每次取出 PI 系列时进行 PI 校正处理。这使得即使在第一存储器上对数据产生损害（或发生存储错误）下也能按其原始状态恢复数据。

在再现数据时，把再现数据暂时地存储在存储器中并且进行 PI 和 PO 纠错处理。在这些纠错处理后发送该存储器上的数据时，再次对从第一存储器读出的数据进行 PI 校正处理。这使得即使在该存储器上对数据产

生损害（或发生存储错误）下也能按其原始状态恢复数据。

此外，本发明的一个目的是提供一种数据处理设备，该设备通过改进使用存储器的方法能正确地恢复原始数据（甚至存储器上出现数据错误时）并且能保证操作的可靠性。

具体地，本发明的特征在于该发送或记录系统为具有矩阵结构的数据块中的每行生成纠错码 PI 并把该纠错码 PI 和该数据块都存储在存储器中，当从该存储器读取添加着该纠错码的该数据块时，根据该纠错码 PI 对数据块的各行进行纠错处理。

接着，当在利用该纠错码 PI 进行纠错处理的过程中感测到不可能校正的差错时，改变其中曾存储过相关行或数据块的存储器区段，从而避免发生存储错误，另外，出现存储错误的区域被查明并且以后不再使用。

#### 附图说明

图 1 是一个说明图，示出获得 DVD 中的物理段的数据处理过程；

图 2 是一个说明图，示出 DVD 中数据段的配置；

图 3 是用来生成杂乱数据的反馈移位寄存器的说明图；

图 4 是示出 ECC 块的说明图；

图 5 是示出记录段的说明图；

图 6 是一个说明图，示出其中插入纠错码 PO 的 ECC 块；

图 7 是一个方块图，用于帮助说明常规记录和再现部件的记录系统中的纠错码生成方法；

图 8 是一个方块图，用于帮助说明常规记录和再现部件的再现系统中的纠错码生成方法；

图 9 帮助说明常规记录和再现部件中出现 DRAM 存储错误时的纠错码；

图 10 是一种记录系统的方块图，用于帮助说明依据本发明的纠错码生成方法的一实施例；

图 11 是一个说明图，示出通过依据本发明的纠错码生成方法得到的 ECC 块的数据结构；

图 12 是一种再现系统的方块图，用于帮助说明对通过依据本发明的

纠错码生成方法得到的 ECC 块中的错误进行校正的实施例方法；

图 13 是一种记录系统的方块图，用于帮助说明依据本发明的纠错码生成方法的另一实施例；

图 14 是一种记录系统的方块图，用于帮助说明依据本发明的纠错码生成方法的又一实施例；

图 15 是一种再现系统的方块图，用于帮助说明对通过依据本发明的纠错生成方法得到的 ECC 块中的错误进行校正的另一实施例方法；

图 16 是一种记录和再现系统的方块图，用于帮助说明一个采用依据本发明的纠错码生成方法和利用纠错码校正错误的纠错方法的实施例；

图 17 是一种记录和再现系统的方块图，用于帮助说明另一个依据本发明的纠错码生成方法的实施例；

图 18A 和 18B 是说明图，示出当通过依据本发明的纠错码生成方法处理数据时的一包含着存储错误的 ECC 块的数据串例子和缓冲存储器的存储变换例子；以及

图 19 是一个说明图，示出另一个通过依据本发明的纠错码生成方法处理包含着存储错误的 ECC 块的例子。

#### 具体实施方式

以下参照各附图说明本发明的各种实施例。

现利用 DVD (数字通用盘) 通过参照图 1 至图 8 说明数据记录和再现部件中的纠错码添加电路和纠错电路的配置。

首先参照图 1 至图 6 说明 DVD 上被记录数据的结构。

图 1 示出为了得到 DVD 中的物理段的数据处理顺序。根据信号处理的阶段各个段被称为“数据段”、“记录段”或“物理段”。如图 2 中所示，一个数据段包括 2048 字节的主数据，4 字节的标识数据 (ID)，2 字节的 ID 错误检测码 (IED)，(用于检测 ID 中的错误的代码)。6 字节的版权管理信息 (CPR-MAI) 以及 4 字节的错误检测信号 (EDC)，(用于检测该数据段中的错误的信号)。添加 ID、IDE、CPR-MAI 和 EDC 的步骤是图 1 中的步骤 A1 至步骤 A3。在步骤 A1，对主数据添加 ID。在步骤 A2，进而添加 IED。另外，在步骤 A3，添加 CPR-MAI。

接着, 计算用于主数据的 EDC. 对该主数据添加该 EDC. 然后, 对该数据段中的主数据(含有 2048 个字节)添加杂乱数据(步骤 A4、A5、A6). 之后, 把该杂乱数据后面的 16 个数据段装配在一起. 对该 16 个数据段生成并添加交叉 Reed-Solomon 纠错码(步骤 A6). 记录段即添加了 ECC 的段是对其添加纠错码 PI 和纠错码 PO 的数据段(步骤 A7). 物理段是被进行过 8/16 改进的段, 从而记录段中每隔 91 字节的间隔对头部添加一个同步码(SYNC 码)(步骤 A8).

现利用图 2 说明 DVD 数据段的结构.

含有 2064 字节的数据段(其中包括 2048 字节长的主数据)由 172 字节  $\times$  12 行构成. 即, 一个数据段包括 2048 字节的主数据, 4 字节的标识数据(ID), 2 字节的 ID 错误检测码(IED), 6 字节的版权管理信息(CPR-MAI)以及 4 字节的错误检测码(EDC).

图 3 示出一个反馈移位寄存器, 其产生用于在步骤 A4 杂乱主数据(含有 2048 个字节)的杂乱数据  $S_k$ . 例如, 该数据段的一部分 ID 充当产生杂乱数据  $S_k$  的初始值. 杂乱数据  $S_k$  用于对该数据段的主数据(2048 字节)进行杂乱. 从而, 杂乱后的主数据  $D_k$  是  $S_k$  ( $k=0$  到 2047) 和  $D_k$  的“异”运算结果.

现利用图 4 说明 ECC 块的结构.

形成一数据块以具有 172 列  $\times$  192 行, 即 16 个各含有 172 字节  $\times$  12 行的数据段的集合. 对该 172 列  $\times$  192 行生成并添加 Reed-Solomon 纠错码. 首先, 对 172 个列中的每个列生成并添加 16 字节的纠错码 PO. 该 PO 序列中的每一列含有 192 字节 +16 字节, 即 208 字节. 接着对包含着纠错码 PO 行的 208 个行中的每一行生成并添加 10 字节的纠错码 PI. 该已添加纠错码 PI 和 PO 的 182 列  $\times$  208 行形成一个 ECC 块. 即使颠倒生成 PO 和 PI 的次序, 仍得到相同的代码模式.

ECC 块纵向上的一列称为一个 PO 系列, 而横向上的行称为一个 PI 系列. 一个 PO 系列含有 192 字节 +16 字节, 即 208 字节. 在一个 PO 系列中可以校正长达 8 字节的错误, 一个 PI 系列含有 172 字节 +10 字节, 即 182 字节. 在一个 PI 系列中, 可以校正多达 5 字节的错误.

接着，参照图 5 和 6 说明记录段的结构。

在由  $208 \text{ 行} \times 182 \text{ 列}$  组成的 ECC 块中，由纠错码 PO 构成的 16 行一行一行地分立。按 192 行数据段中每 12 行的间隔一个一个地插入这些分立的行，从而产生图 6 中示出的重新排列形式。这称为 PO 的行插入。这样，行插入之后的 ECC 块是由 16 组  $13 \text{ 行} \times 182 \text{ 字节}$  (= 添加了 PI 后的数据 (12 行) + PO (一行)) 组成的。

如图 5 中所示，一个记录段是由添加了 PI 后的数据 (12 行) + PO (一行)，即 ( $13 \text{ 行} \times 182 \text{ 字节}$ ) 构成的，如图 6 中所示，行插入之后的 ECC 块是由 16 个记录段组成的。

一个物理段是这样的，在  $13 \text{ 行} \times 182 \text{ 字节}$  的记录段 (2366 字节) 中，从行 0 开始，在每行中按 91 字节的间隔对头部添加一个同步 (SYNC) 码并且一行一行地实施调制。通过向 91 字节的数据的头部添加该 SYNC 码而得到的称为一个 SYNC 帧。这样，一个物理段由  $16 \text{ 组} \times 2 \text{ SYNC 帧}$  组成。

现参照图 7 和 8 说明数据记录部件中的纠错码添加电路。

在图 7 中，顺序地把从主机发送的用户数据存储到缓冲存储器 201 中。当从该缓冲存储器 201 读出时，由段信息添加装置 202、EDC 生成和添加装置 203 以及杂乱装置 204 处理该被存储的用户数据。按 2048 字节主数据的间隔实施该处理，从而把这些数据转换到一个数据段中。

段信息添加装置 202 对主数据添加 4 字节的标识数据 (ID)、2 字节的 ID 错误检测码 (IED) 和 6 字节的版权管理信息 (CPR-MAI)。EDC 生成和添加装置为总共 2060 字节的数据生成并添加 4 字节的错误检测码 (EDC)，从而生成总共含有 2064 字节的数据段。杂乱装置 204 混杂数据段中的主数据。

顺序地把杂乱后的数据段存储到 ECC 存储器 205 中。在该 ECC 存储器 205 中，形成  $172 \text{ 列} \times 192 \text{ 行}$  的数据块，即 16 个  $172 \text{ 字节} \times 12 \text{ 行}$  的数据段的集合。PI 生成和添加装置 206 以及 PO 生成和添加装置 207 对该  $172 \text{ 列} \times 192 \text{ 行}$  的数据块生成并且添加纠错码，从而生成一个 ECC 块。

如前面所说明，该 ECC 块受到行插入并且然后发送到调制/同步添

加装置 208. 调制/同步添加装置 208 在该输入的行插入后的 ECC 块中把 8 位的输入数据转换成 16 位的码字。即，实现 8/16 调制。然后，按输入数据每 91 字节的间隔对头部添加一个 SYNC 码，从而形成一个物理段。把所形成的物理段作为记录数据发送并且记录在媒体上。

现在说明纠错码的作用。

包括着错误检测和校正装置的数据再现系统再现记录数据。当再现过程中再现的物理段里的数据出现错误时，该错误检测和校正装置利用纠错码校正含有错误的 ECC 块中的错误。该错误检测和校正装置可以在其校正能力范围内不带任何错误地恢复原始 EEC 块。

现参照图 8 说明数据再现侧上的纠错码生成方法。在由同步分离/解调装置 221 把从记录媒体读出的回放数据与同步码分离后，解调 8/16 调制数据，以提取记录段，由于因盘的缺陷、记录或再现记录数据过程中的噪声、抖动、串音等出现错误（回放信号错误），回放数据含有错误。

顺序地把读出的记录段存储到 ECC 存储器 205 中，从而构建由 16 个记录段组成的带有  $182 \text{ 列} \times 192 \text{ 行}$  的 ECC 块进行错误校正，从而校正回放信号中的校正错误。

PI 校正装置 223 对 ECC 块的每行计算错误模式检测值出错位组。若检测出错误，它进行错误校正。在无错误下回现原始数据时，出错位组的值为 0。当在记录或发送信号过程中出现错误时，出错位组取由错误位置和错误模式确定的值，其中该错误位置指示出现错误的位置而该错误模式表示该错误的状态。

PO 校正装置 222 从存储器 205 读出该 PO 系列中的 208 字节的数据并对数据执行特定运算。当作为该运算的结果出错位组不为 0 时，PO 校正装置 222 对该 PO 系列进行错误校正。在该错误校正处理中，16 字节的纠错码 PO 能校正该系列中多达 8 字节的错误。当要校正的数据受到错误校正从而恢复生成纠错码时刻的数据时，出错位组取等于 0 的值。对 ECC 块的全部 182 个列执行上述操作。

当一个 PO 系列中出现 8 字节或更长的错误时，PO 校正装置 222 不能校正错误。然而，在这种情况下，因为 PI 校正装置 223 可以校正 PI

系列中多达 5 字节的错误，若对该 182 列进行 PO 校正时一个 PI 系列中包含的错误的长度为 5 字节或更短，可以校正这些错误。

另外，重复进行 PO 校正和 PI 校正有可能校正一次 PO 校正和一次 PI 校正不能校正的错误。当所有的出错位组都具有为 0 的值时，结束 ECC 块的校正。

校正错误后的 ECC 块被发送到取消杂乱装置 224。取消杂乱装置 224 向杂乱数据段中 2048 字节长的主数据添加杂乱数据（或者用杂乱数据对主数据进行“异”运算）来取消主数据的杂乱并把结果数据存储在缓冲存储器 201 中。

EDC 错误检测装置 225 根据数据段中包含的 4 字节错误检测码（EDC）检测数据段中的错误。当检测出错误时，再次重现该数据段。按顺序地把缓冲存储器 201 中存储的数据段发送到主机。

价格低容量大的 DRAM（动态 RAM）充当缓冲存储器 205、201。由于 DRAM 的结构，取决于该存储器的数据模式或安装状态，可能发生破坏该存储器上数据（或出现存储错误）。在存储器上的部分数据已被破坏（或已出现存储错误）并且已改变该数据块的情况下，当生成并添加纠错码 PI、PO 时，纠错码 PI、PO 变成用于因存储错误而改变的数据的正确纠错码。当把带有为该改变过的数据生成的纠错码的 ECC 块作为 ECC 块存储并接着再现时，即使在再现后进行纠错处理，所再现的是该改变过的数据。

现参照图 9 说明一个其中大小为 172 字节 × 192 行的数据块 36 的一部分出现存储错误并从而改变该数据块的情况。

首先，PO 生成和添加装置 9 为 172 列的每一列生成并添加 PO。但是，用于列 31 的纠错码 PO33（16 字节）是在因存储错误 32 而发生改变的数据的基础上生成的。

接着，PI 生成和添加电路 8 为包含着纠错码 PO 的 208 行的每一行生成并添加 PI。为行 34 生成的纠错码 PI36（10 字节）是在因存储错误 32 而改变的数据的基础上生成的。

另外，为 16 行的纠错码 PO 生成的纠错码 PI37 是在包含着根据因

存储错误 32 而改变的数据生成的纠错码 PO33 的数据的基础上生成的。

结果，对因存储错误 32 而改变的数据块添加适当的纠错码。此刻，所有用于包含着错误 32 的 208 个行的 PI 系列的以及用于 182 个列的 PO 系列的错误模式检测值出错位组的值都取 0，其结果是不认为该 ECC 块具有错误。然而，实际上，该 ECC 块中的原始数据已被存储错误 32 改变。

这里，将讨论把基于改变过的数据块建立的 ECC 块记录到记录媒体上并接着从该媒体再现该块下的回放数据。

利用纠错码对回放数据进行纠错处理。这里，在校正能力的范围内校正再现数据中出现的错误，从而恢复回放数据。然而，不能校正记录之前所包含的存储错误。也就是说，即使利用纠错码 PO33 校正 PO 系列中的错误，从而再现包含着存储错误 32 的数据并正确地完成错误校正，但这不可能恢复原始的用户数据。

如果存储错误出现在再现侧的缓冲存储器中的数据里，有可能把该含有存储错误的数据发送到主机。

#### （本发明的发明点）

如上面所描述，当存储器上的数据被破坏时（或出现错误时），即使基于因存储错误而改变的数据生成纠错码并且在再现操作中读出该数据和进行纠错处理以把该数据记录到记录媒体上，尽管恢复被错误改变了的数据，但不可能正确地恢复原始数据。

当存储器上的受到错误校正的数据被破坏（或出现错误）时，有可能把有错的数据发送到主机。

为了防止存储器上的数据被破坏（或出现错误），必须用带有防止数据受到破坏的结构的存储器，例如 S-RAM 等，实现用来存储数据的存储器。但是，这种结构在价格上是不受欢迎的。

从而，本发明的一个目的是提供一种在存储器上出现错误的情况下仍能不丢失原始数据地生成纠错码的方法和设备，以及提供使用该方法和该设备的记录设备、再现设备、发送设备和接收设备。

#### （本发明的基本概念）

依据本发明的纠错码生成系统包括：段存储器（例如由 SRAM 构成），用于生成并添加 PI 的 PI 生成和添加装置，用于存储添加了 PI 的数据的缓冲存储器，用于生成并添加 PO 的 PO 生成和添加装置，行存储器（例如由 SRAM 构成），用于实现 PI 校正的 PI 校正装置以及用于实现 PO 校正的 PO 校正装置。该系统利用该段存储器对数据添加纠错码 PI，把添加了 PI 后的数据存储在该缓冲存储器中，在发送该添加了 PI 的数据或把它记录在记录媒体之前利用该行存储器进行 PI 校正，从而能够修正存储错误。

在再现侧的上述处理中，在把数据发送到主机之前再次进行该 PI 校正，这使得能够校正存储错误。

此外，依据本发明的一种纠错码生成系统包括段存储器，PI 生成和添加装置，缓冲存储器，PO 生成和添加装置，PI 校正装置以及 PO 校正装置。该系统利用该段存储器对数据添加纠错码 PI 以生成数据块（添加了 PI 的数据），把该添加了 PI 的数据存储在缓冲存储器中，在发送该添加了 PI 的数据或把它记录在记录媒体上之前利用该缓冲存储器进行 PI 校正，从而能够校正存储错误。

另外，依据本发明的一种纠错码生成系统包括 PI 生成和添加装置，缓冲存储器，PO 生成和添加装置，行存储器，PI 校正装置以及 PO 校正装置。该系统利用要存储到该缓冲存储器的数据生成纠错码 PI，生成对该数据添加纠错码 PI 的数据块（添加了 PI 的数据），在该缓冲存储器中存储该块，在从该缓冲存储器发送或记录该添加了 PI 的数据之前利用该行存储器进行 PI 校正，从而能够校正存储错误。

并且，依据本发明的一种纠错码生成系统包括段存储器，PI 生成和添加装置，PO 生成和添加装置，PI 校正装置以及 PO 校正装置。该系统利用该段存储器对数据添加纠错码 PI 以便生成数据块（添加了 PI 的数据），在该缓冲存储器中存储该添加了 PI 的数据，从该缓冲存储器发送或记录添加了 PI 的数据，接着在再现侧于把数据发送到主计算机之前对该添加了 PI 的数据进行 PI 校正，从而能够校正存储错误。

以下，通过参照附图利用各具体实施例说明本发明的特征。

现参照图 10 说明依据本发明的第一实施例的数据记录设备中的纠错码添加电路，在段存储器 1 中顺序地存储从主机发送的用户数据（主数据）。此刻，段信息添加装置 5 对 2048 字节的主数据添加 4 字节的标识数据（ID），2 字节的 ID 错误检测码（IED）以及 6 字节的版权管理信息（CPR-MAI）。EDC 生成和添加装置 6 对包含着 ID、IED、CPR-MAI 总共为 2060 字节的数据生成 4 字节的错误检测码并对该 2060 字节的数据添加该错误检测码。杂乱装置 7 对 2048 字节长的主数据添加杂乱数据（或者对主数据和杂乱数据进行“异”运算），从而生成杂乱后的数据段。

PI 生成和添加装置 8 为段存储器 1 中存储的杂乱后的数据段（或数据块）中的每行（172 字节）生成纠错码 PI（10 字节）并对该行添加该 PI，从而生成 182 字节 × 12 行的添加了 PI 的数据段（数据块）。

段存储器 1 具有存储添加了 PI 的数据段（182 字节 × 12 行）的容量并且例如由 SRAM（静态 RAM）。SRAM 具有很少使存储的数据出现错误的结构，这确保利用段存储器 1 生成的纠错码 PI 是为不带有任何错误的用户数据生成的正确的码。

在缓冲存储器 2 中顺序地存储来自段存储器 1 的添加了 PI 的数据（或称为具有 182 字节 × 12 行的数据块）。在该缓冲存储器 2 中，16 个 182 字节 × 12 行的数据段（添加了 PI 的数据）汇集在一起以便构 182 字节 × 192 行的聚合的添加了 PI 的数据（或者聚合数据块）。

此时，PO 生成和添加装置 9 为缓冲存储器 2 中存储的聚合数据块（182 字节 × 192 行）中的每列（192 字节）生成纠错码 PO（16 字节）并把该 PO 添加到该列上。从而，为缓冲存储器 2 中存储的聚合数据块构建已经添加了纠错码 PI、PO 的 ECC 块。

缓冲存储器工具有足够的保持多个 ECC 块的容量，以确保在记录在记录媒体之前存储从主计算机发送的数据的功能，它例如由 DRAM 构成。取决于 DRAM 的数据模式或安装状态，该存储器上的数据可能发生破坏或者出现存储错误。然而，如后面说明那样，依据本发明的数据处理方法除去这些存储错误。

一行一行地（以 182 字节为单位）读出缓冲存储器 2 中的 ECC 块并

存储在行存储器 3 中, PI 校正装置 10 利用行存储器 3 进行 PI 校正, 以校正存储错误, 这恢复原始数据 (或正确的 ECC 块). 行存储器 3 例如由 SRAM 构成并具有存储 PI 系列的一行 (182 字节) 的容量.

顺序地把从行存储器 3 输出的行数据发送到调制/同步添加装置 4, 后者进行 8/16 调制和同步码添加并把结果数据作为记录数据输出到记录媒体.

图 11 示出在从缓冲存储器 2 输出的 ECC 块中的一部分数据出现错误 (例如前面提到的存储错误或由外部噪声引起的错误 42) 的情况.

在本发明中, 在把数据存储到缓冲存储器中之前利用数据存储器 1 生成纠错码 PI. 从而, 对于包括着行 45 的所有 192 个行, 纠错码 PI 都是在原始数据的基础上生成的纠错码. 即, 纠错码 PI 是用于不带有错误 42 的数据的纠错码.

另一方面, PO 生成和添加装置 9 和缓冲存储器 2 一起基于每列 (192 字节) 中的数据生成纠错码 PO. 从而, 用于列 41 的纠错码 PO44 (16 字节) 是基于包含着存储错误 42 的数据而生成的纠错码.

乘积码 (Product code) 是区域 48 (用圆圈标志) 中的用于纠错码的纠错码, 不论首先生成并添加码 PI 再接着生成并添加码 PO 还是首先生成并添加码 PO 再接着生成并添加码 PI, 会得到相同的码模式.

此时, 纠错码 PI 是出现错误之前对原始数据添加的正确纠错码. 这样, 对纠错码 PI 块生成并添加纠错码 PO 是用于原始数据的正确纠错码. 另外, 添加到图 11 中示出的 172 列中除列 41 之外的其它列 (717) 的纠错码 PO 是正确的纠错码.

当从缓冲存储器 2 顺序地读这样的 ECC 块并在行存储器 3 进行 PI 校正时, 行 45 中的错误 42 容易地受到 PI 校正. 即, 恢复数据正确的行 45. 另外, 为含有错误 42 的数据生成 PO 系列中的每一行也受到 PI 校正, 从而恢复正确的 PO 系列. 即, 行 46 受到 PI 校正, 从而校正字节 43. 类似地, 其它行 (用三角符号标志) 也受到 PI 校正, 从而生成正确的 PO 系列.

在上面的处理中, 在行存储器 3 对 ECC 块中的所有的行进行 PI 校

正。PI 校正不受限于这样的并且可以只对用矩形符号标记的位置处的各行进行以便缩短处理时间。这是因为如果该图中矩形符号位置处的 PO 系列是正确的纠错码，可以晚些时候轻易地校正存储错误 42。

在上面的解释中，使用了一个未在聚合数据块中逐行地分布 PO 块的 ECC 块。然而，在实际的 ECC 块中，如图 1 和 6 说明的那样，纠错码 PO 逐行地分布在聚合数据块中。

图 12 示出再现装置，用于对通过上面的处理（图 10 的电路所实现的处理）得到的和从记录媒体再现的 ECC 块进行纠错处理。

光学头从记录媒体读出的回放数据被引入到同步分离/解调装置 11。同步分离/解调装置 11 从回放数据检测同步并对受到 8/16 调制的数据解调，从而产生记录段。由于因盘中的缺陷或者因把数据记录到记录媒体中的或从记录媒体再现数据中的噪声在数据中出现错误，记录段中的数据中可能包含错误。

读出的记录段顺序地存储在缓冲存储器 2 中并把 16 个记录段汇集在一起，从而在缓冲存储器 2 中形成 182 列  $\times$  208 行的 ECC 块。PO 校正装置 14 和 PI 校正装置 10 使 182 列  $\times$  208 行的 ECC 块受到错误校正。

此时，实际上在进行 PO 校正前先对 PO 块进行 PI 校正处理。这是因为，如果在 PO 块中出现存储错误，PI 校正能够恢复正确的纠错码 PO。

按数据发送的顺序从缓冲存储器 2 一行一行地（以 182 字节为单位）读出校正过错误的 ECC 块并存储在段存储器 1 中。PI 校正装置 10 利用段存储器 1 对每行中的 172 字节进行 PI 校正。这是因为，当在缓冲存储器 2 中进行 PO 校正时出现存储错误，对于校正这样的错误 PI 校正是有效的。

接着，取消杂乱装置对杂乱数据段中的主数据（2048 字节）和杂乱数据乘以杂乱数据（或对这两个数据进行“异”运算），从而生成杂乱之前的数据段，接着，EDC 错误检测装置 12 利用该数据段中包含的 4 字节错误检测码（EDC）检测该数据段中的错误。若检测出该数据段中不存在错误，把该数据段发送到主机。

在上面的说明中，当数据从缓冲存储器 2 存储到段存储器 1 中时，PI

校正装置 10 进行 PI 校正。替代地，可以仅在利用 EDC 检测出错误时进行 PI 校正。

另外，在每行的错误模式的检测值出错位组中，可能只计算一部分的出错位组以检测错误，仅当判断出存在错误时进行 PI 校正。即，在利用纠错码 PI 的纠错处理中，仅计算从纠错码 PI 得到的错误模式检测值（P 字节）中的一部分（R 字节， $R < P$ ）并进行出错检测。仅当判断出存在错误时才进行错误校正。

图 13 示出本发明的另一实施例。

该实施例是通过去掉图 10 的实施例中的行存储器 3 得到的。在图 13 的实施例中，PI 校正装置 10 利用缓冲存储器 2 进行 PI 校正。由于其余配置和图 10 的实施例相同，省略说明。当出现存储错误时，由 PO 生成和添加装置 9 生成的纠错码 PO 变成基于含有存储错误的数据而生成的纠错码。对纠错码 PO 的所有行进行 PI 校正能把基于含有存储错误的数据生成的纠错码恢复成基于原始数据生成的纠错码 PO。

在该实施例中，由于 PI 校正后的 ECC 块存在于缓冲存储器 2 里，存在着它包含着存储错误的可能。然而，纠错码 PO 被恢复成基于原始数据生成的纠错码。这样，即使 ECC 块含有错误，通过 PO 校正会校正该错误。

图 14 示出本发明的又一实施例。

段信息添加装置 15 把来自计算机的用户数据按 2048 字节主数据为单位转换成一个数据段。段信息添加装置 15 对主数据添加 4 字节的标识数据（ID），2 字节的 ID 错误检测码（IED）以及 6 字节的版权管理信息（CPR-MAI）。EDC 生成和添加装置 16 对总共为 2060 字节的数据生成并添加 4 字节的错误检测码（EDC），从而生成总共含有 2064 字节的数据段。杂乱装置 17 杂乱该数据段中的主数据。

顺序地把杂乱后的数据段存储到缓冲存储器 2 中。在缓冲存储器 2 中，把 16 个 172 字节  $\times$  12 行的数据段汇集到一起以形成 172 列  $\times$  192 行的数据块。

PI 生成和添加装置 18 从杂乱装置 17 接收数据段，接着为每行数据

(172 字节) 生成 10 字节的纠错码 PI, 并把 PI 提供给缓冲存储器 2. 从而在缓冲存储器 2 中构建 182 字节  $\times$  192 行的添加加了 PI 的块。此刻的纠错码是基于原始数据生成的纠错码, 由于其余部分和前面说明的实施例相同, 省略掉说明。

图 15 是和该纠错码生成电路对应的错误校正电路。

除了把缓冲存储器 2 的输出给行存储器 3 之外, 该实施例几乎和图 12 的实施例相同。PI 校正装置 10 利用缓冲存储器 2 对至少包含 PO 的行进行错误校正, 以便纠错码 PO 变为正确的纠错码。接着, PO 校正装置 10 进行 PO 校正处理。PO 校正处理后的数据按发送次序提供给行存储器 3. PI 校正装置 10 利用行存储器 3 进行 PI 校正。这使得即使 PO 校正期间在缓冲存储器中出现存储错误仍可在行存储器 3 上校正存储错误。

通过取消杂乱装置取消从行存储器 3 输的数据的杂乱, 从而产生数据段。通过 EDC 错误检测装置 12 该数据段受到错误检测。

图 16 示出本发明的再一个实施例。

该实施例是通过利用图 13 的实施例中缓冲存储器 2 省去 PI 校正装置 10 得到的。其余部分和图 13 的实施例相同。在该实施例中, 当再现系统对缓冲存储器 2 中构建的 ECC 块进行错误校正时, 在 PO 校正之前 PI 校正装置 10 进行 PI 校正。

如上面所说明, 本发明有效于一种信号发送/记录和再现设备, 即使存储器上发生错误其仍能不丢失原始数据地进行纠错码生成处理。另外, 本发明有效地应用于低价格的能在不丢失原始数据下把数据记录到记录媒体上的信号发送/记录和再现设备, 其通过简化对有故障存储器的检查允许发生更多的存储错误来替代提高合格率。本发明还应用于数据通信领域中发送/接收系统的各种设备。它们包括无线电部件, 例如蜂窝电话、计算机之间的发送/接收终端和电视发射机/接收机。在记录和再现系统中, 本发明可用于 DVD 机、CD 机以及其它采用通信功能的存储设备等等。

如前面已说明那样, 依据本发明, 有可能提供一种采用纠错码的甚至当出现数据错误 (存储错误) 时仍能恢复原始数据的数据处理方法,

并提供采用该方法的记录或再现系统设备和采用该方法的发送和接收系统。

本发明不受限于上述各实施例。以下说明本发明的其它实施例。

在图 17 中，通过段信息添加装置 15 把来自主计算机的用户数据按 2048 字节为单位转换成数据段。

段信息添加装置 15 对主数据（含 2048 字节）添加 4 字节的标识数据（ID）、二字节的 ID 错误检测码（IED）和 6 字节的版权管理信息（CPR-MAI）。EDC 生成和添加装置 16 包含着 ID、IED 和 CPR-MAI。总共 2060 字节的数据生成 4 字节的纠错码，从而生成总共含 2064 字节的数据段。杂乱装置 17 对主数据（2048 字节）添加杂乱数据（或者对主数据和杂乱数据进行“异”运算），从而对主数据进行杂乱。

PI 生成和添加装置 8 对杂乱后的数据段（或数据块，172 字节  $\times$  12 行 =2064 字节）的每一行（172 字节）生成纠错码 PI（10 字节）。接着，通过存储器控制装置 20 顺序地把生成的纠错码 PI 存储在缓冲存储器 2 中。通过该存储器控制装置 20 还顺序地把对应的 172 字节  $\times$  12 行的数据存储到缓冲存储器 2 中，从而生成 182 字节  $\times$  12 行的添加了 PI 的数据（数据块）。继续这样的数据处理，以在缓冲存储器 2 中构建 16 个添加了纠错码 PI 的数据块。即，在缓冲存储器 2 中，16 个 182 字节  $\times$  12 行的数据段（添加了 PI 的数据）汇集在一起，以构建 182 字节  $\times$  192 行的聚合的添加了 PI 的数据（或聚合数据块）。

上面的处理中生成的纠错码 PI 是基于原始数据生成的正确的纠错码。

PO 生成和添加装置 9 为缓冲存储器 2 中存储的聚合数据块（182 字节  $\times$  192 行）的每一列（192 字节）生成纠错码 PO（16 字节）。从而，为缓冲存储器 2 中存储的聚合数据块构建添加了纠错码 PI 和 PO 的 ECC 块。

缓冲存储器 2 具有足够的保持多个 ECC 块的容量，以确保在记录到记录媒体上之前存储从主计算机发送的数据的功能，它例如由 DRAM 构成。取决于该存储器的数据模式或安装状态，该存储器上的数据可能发

生破坏或者出现存储错误。当在该状态下生成纠错码 PO 时, 该纠错码 PO 变成基于含有存储错误的数据而生成的纠错码。

一行一行地读出缓冲存储器 2 中的 ECC 块 (以 182 字节为单位) 并存入行存储器 3。PI 校正装置 10 利用行存储器 3 进行 PI 校正, 从而校正存储错误, 这恢复原始数据 (或正确的 ECC 块)。行存储器 3 例如由 SRAM (静态 RAM) 构成并具有存储 PI 系列的一行 (182 字节) 的容量。

顺序地把从行存储器 3 输出的行数据发送到调制/同步添加装置 4, 装置 4 进行 8/16 调制和同步码添加并把结果数据作为记录数据输出到记录媒体。

这里, 再次参照图 11 说明上面的该实施例的作用。

图 11 示出从缓冲存储器 2 输的 ECC 块中的一部分数据出现错误 (例如前面提供的存储错误或者外部噪声造成错误 42) 的情况。

在本发明中, 在把数据存储到缓冲存储器 2 中之前利用数据存储器 1 生成纠错码 PI。从而, 对于包括着行 45 的所有 192 个行, 纠错码 PI 都是在原始数据的基础上生成的纠错码。即, 纠错码 PI 是用于不带有错误 42 的数据的纠错码。

另一方面, PO 生成和添加装置 9 和缓冲存储器 2 一起基于每列 (192 字节) 中的数据生成纠错码 PO。从而, 用于列 41 的纠错码 PO44 (16 字节) 是基本包含着存储错误 42 的数据而生成的纠错码。

乘积码是区域 48 中的用于纠错码的纠错码, 不论首先生成并添加码 PI 再接着生成并添加码 PO 还是首先生成并添加码 PO 再接着生成并添加码 PI, 会得到相同的码模式。

此时, 纠错码 PI 是出现错误之前对原始数据添加的正确纠错码。这样, 对纠错码 PI 块生成并添加的纠错码 PO 是用于原始数据的正确纠错码。另外, 添加到图 11 中示出的 172 列中除列 41 之外的其它列 (171) 的纠错码 PO 是正确的纠错码。

当从缓冲存储器 2 顺序地读这样的 ECC 块并在行存储器 3 进行 PI 校正时, 行 45 中的错误 42 容易地受到 PI 校正。即, 恢复数据正确的行

45。另外，为含有错误 42 的数据生成的 PO 系列中的每一行也受到 PI 校正，从而恢复正确的 PO 系列。即，行 46 受到 PI 校正，从而校正字节 43。类似地，其它行（用三角符号标志）也受到 PI 校正，从而生成正确的 PO 系列。

在上面的处理中，利用行存储器 3 对 ECC 块中的所有的行进行 PI 校正。PI 校正不受限于这样的并且可以只对用矩形符号标记的位置处的各行进行以便缩短处理时间。这是因为如果该图中矩形符号位置处的 PO 系列是正确的纠错码，可以晚些时候轻易地校正存储错误 42。

在上面的解释中，使用了一个未在聚合数据块中逐行地分布 PO 块的 ECC 块。然而，在实际的 ECC 块中，如图 1 和 6 说明的那样，纠错码 PO 逐行地分布在聚合数据块中。即，纠错码 PO 是按为 12 行的聚合数据块存在一行纠错码 PO 的方式分布的。

后面说明图 17 的再现系统。

现说明存储器控制装置 20 的功能。存储器控制装置 20 接收从 PI 生成和添加装置 8、同步分离/解调装置 11、PO 生成和添加装置 9、PO 校正装置 9、PI 校正装置 10 以及行存储器 3 存储或读数据的请求。根据请求，存储器控制装置 20 把数据写入缓冲存储器 2 或从缓冲存储器 2 读出数据。在这种情况下，存储器控制装置 20 控制数据存储位置，从而不使用缓冲存储器 2 的有缺陷的存储区。

假定 PI 校正装置 10 请求存储器控制装置 20 读数据并把一行数据存储到行存储器 3 中。接着，还假定 PI 校正装置 10 对行存储器 3 中的数据进行错误校正。此刻，若检测出错误，PI 校正装置把有关错误的位置的信息发送到存储器控制装置 20。

存储器控制装置 20 在出错地址寄存器 21 中存储该处存储过含有错误的数据的地址。在出错地址寄存器 21 中，当同一地址出现多次错误时，还记录该错误发生的次数。例如，当同一地址处二次出现存储错误时，存储器控制装置 20 把该地址判断为一个有缺陷的地址。接着，存储器控制装置 20 在有缺陷地址寄存器 22 中登记有缺陷地址的信息。在有缺陷地址寄存器 22 中登记有缺陷地址信息的准则可以是三次重复或者更多次

的重复。

有缺陷地址寄存器 22 中登记的有缺陷地址信息由数据写地址和读地址控制部分 23 查阅，后者防止使用有缺陷的地址。

例如，假定当从地址 A 开始存储图 18A 的 ECC 块中的数据列 (BO, 0) 至 (B207, 181) 时，地址 (A+J) 已在该有缺陷地址寄存器中登记。则跳过地址 (A+J) 把 (BO, J) 存储在地址 (A+J+1) 处。此刻，可以把 (BO, J) 存储在一预先准备的替代区中。另外，不仅可以按字节也可以按行管理有缺陷的存储区。

下面说明 PI 校正失败 (或不可能进行) 时的数据再现。

当一个行中出现 6 个或更多的存储错误时，不可能实现 PI 校正。当一个 ECC 块中的数据发生 6 个或更多的存储错误时，PO (16 行) 的 PI 校正会失败。

当检测出 PI 校正处理中错误数量超过可校正的错误数量时，改变正使用的存储区并且重新进行处理。在重新处理中，请求主计算机再次发送数据。接着，通过存储器控制装置 20 把添加了纠错码的数据存储在缓冲存储器 20 中。在此情况下，该正使用存储区是替代出现了错误的错误区或者一个和该错误区不同的空白区。

当存储纠错码 PO 的区域中每行的错误数量超过可校正错误数量时，通过下面的方法重新进行处理。

在进行重新处理中，存储在缓冲存储器 2 中第一存储区里的 192 行  $\times$  182 字节的聚合数据块 (含有纠错码 PI) 被移到缓冲存储器 2 中的第二存储区中。在每行受到 PI 校正处理后，利用缓冲存储器 2 中的第二存储区再次进行 PO 生成和添加处理。在该情况下，可以在系统内部完成重新处理，不必请求主计算机再次发送数据。

图 19 帮助说明缓冲存储器 2 上数据的移动。

数据移动装置 24 把从 AO 开始存储的 ECC 块 (n) 移动到以地址 A3 作为其开头的空白区。在该情况下，被移动的数据包含地址 AO 区中含有的存储错误。在每行上进行 PI 校正造成校正这些存储错误。利用受过 PI 校正处理的数据进行 PO 生成和添加处理。

现利用图 17 说明数据再现中的操作。

光学头从记录媒体读出的回放数据被引入到同步分离/解调装置 11。同步分离/解调装置 11 从回放数据检测同步并对受到 8/16 调制的数据解调，从而产生记录段。由于因盘中的缺陷或者因把数据记录到记录媒体中的或从记录媒体再现数据中的噪声在数据中出现错误，记录段中的数据中可能包含错误。

通过存储装置 20 把读出的记录段顺序地存储在缓冲存储器 2 中并把 16 个记录段汇集在一起，从而在缓冲存储器 2 中形成 182 列  $\times$  208 行的 ECC 块。PO 校正装置 14 和 PI 校正装置 10 使 182 列  $\times$  208 行的 ECC 块受到错误校正。

按数据发送的顺序从缓冲存储器 2 一行一行地（以 172 字节为单位）读校正过错误的 ECC 块并存储在行存储器 3 中。PI 校正装置 10 利用行存储器 3 对每行中的 172 字节进行校正。结果是，即使在缓冲存储器 2 中的杂乱后的数据段中出现存储错误，会通过该 PI 校正校正错误。

接着，取消杂乱装置对杂乱后的数据段中的主数据（2048 字节）和杂乱数据乘以杂乱数据（或对这两个数据进行“异”运算），从而生成杂乱之前的数据段。接着，EDC 错误检测装置 12 利用该数据段中包含的 4 字节错误检测码（EDC）检测该数据段中的错误。若检测出该数据段中不存在错误，把该数据段发送到主机。

如上面所说明，本发明可用于一种信号发送/记录和再现设备，即使存储器上发生错误其仍能不丢失原始数据地进行到错码生成处理。另外，本发明有效地应用于低价格的能在不丢失原始数据下把数据记录到记录媒体上的信号发送/记录和再现设备，其通过对有故障存储器的检查允许发生更多的存储错误来替代提高合格率。本发明还应用于数字通信领域中发送/接收系统的各种设备。它们包括无线电部件，例如蜂窝电话、计算机之间的发送/接收终端和电视发射机/接收机。在记录和再现系统中，本发明有效于 DVD 机、CD 机以及其它采用通信功能的存储设备等等。

如前面已说明那样，依据本发明，有可能提供一种采用纠错码的甚至当出现数据错误（存储错误）时仍能恢复原始数据的数据处理方法，

01.12.12

并提供采用该方法的记录或再现系统以及采用该方法的发送和接收系统。

图 1

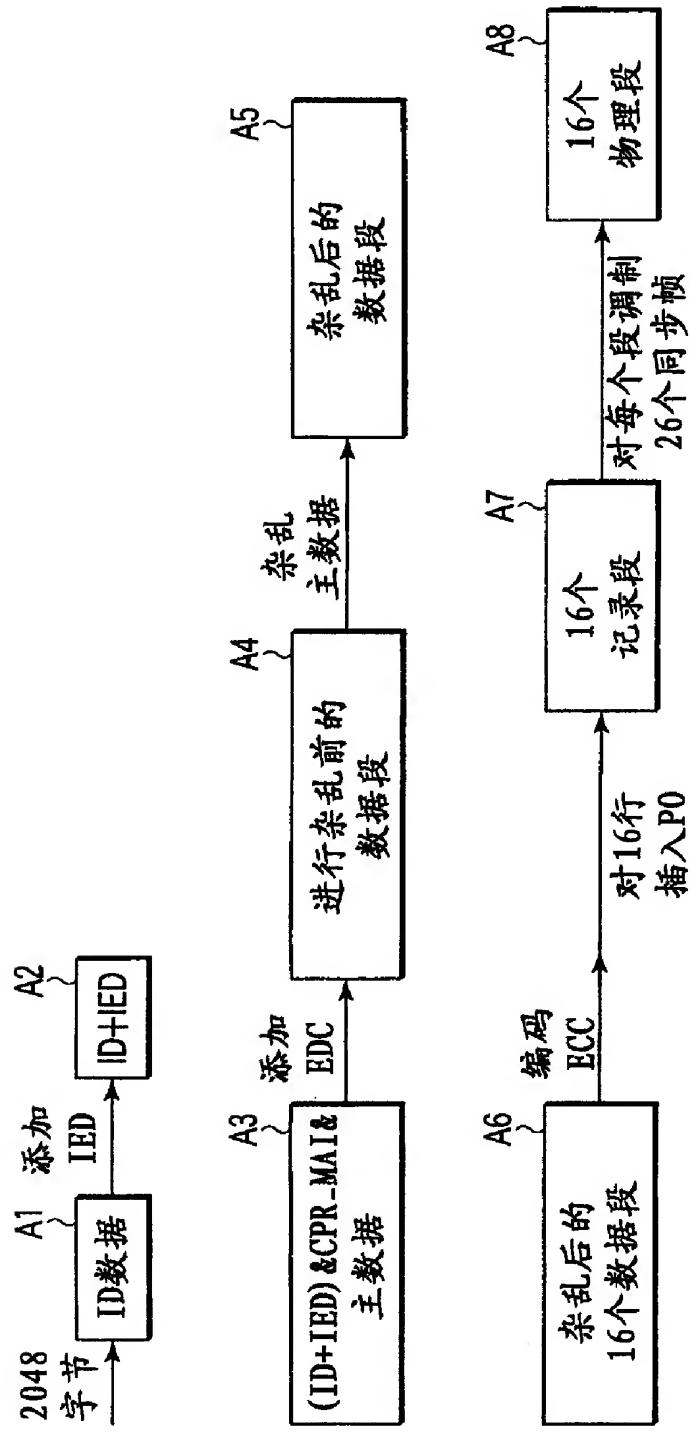


图 2

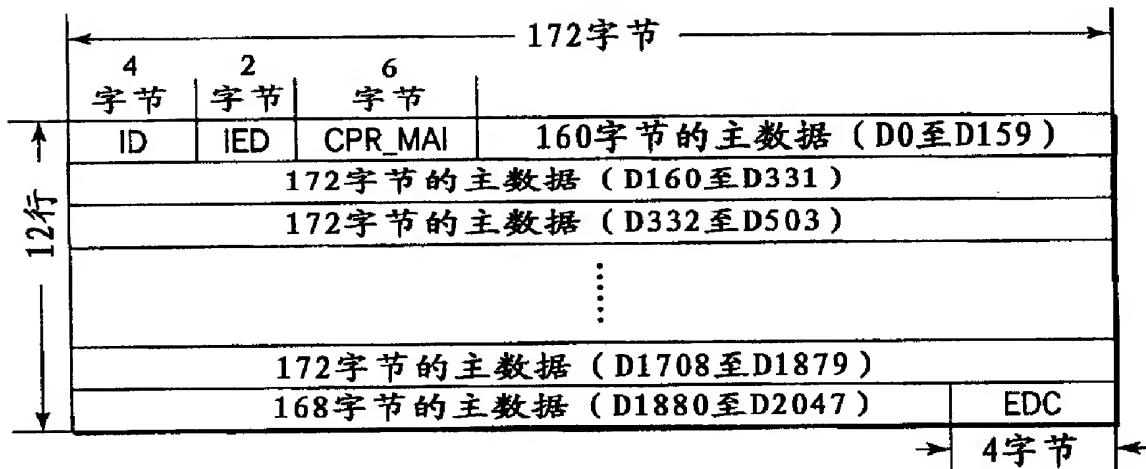


图 3

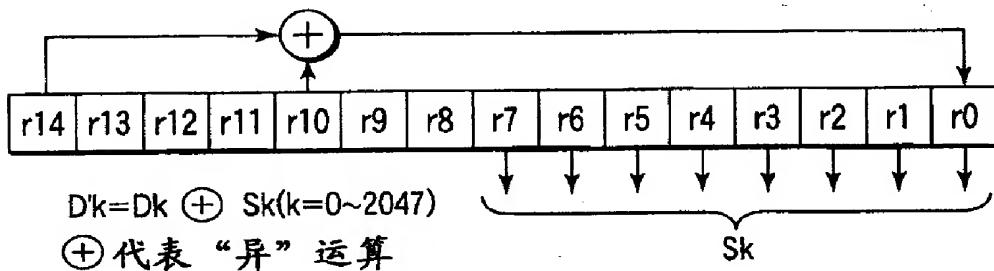


图 4

Diagram illustrating a 192-line structure. The total width is 172 bytes. The structure is divided into two main sections: a 172-byte section and a 10-byte section. The 172-byte section is further divided into 16 lines of 10 bytes each. The 10-byte section is also divided into 16 lines of 10 bytes each. The labels for the 172-byte section are B0,0 to B207,1. The labels for the 10-byte section are B0,181 to B207,181. A vertical double-headed arrow on the left indicates 192 lines. A horizontal double-headed arrow on the right indicates 10 bytes.

01.12.12

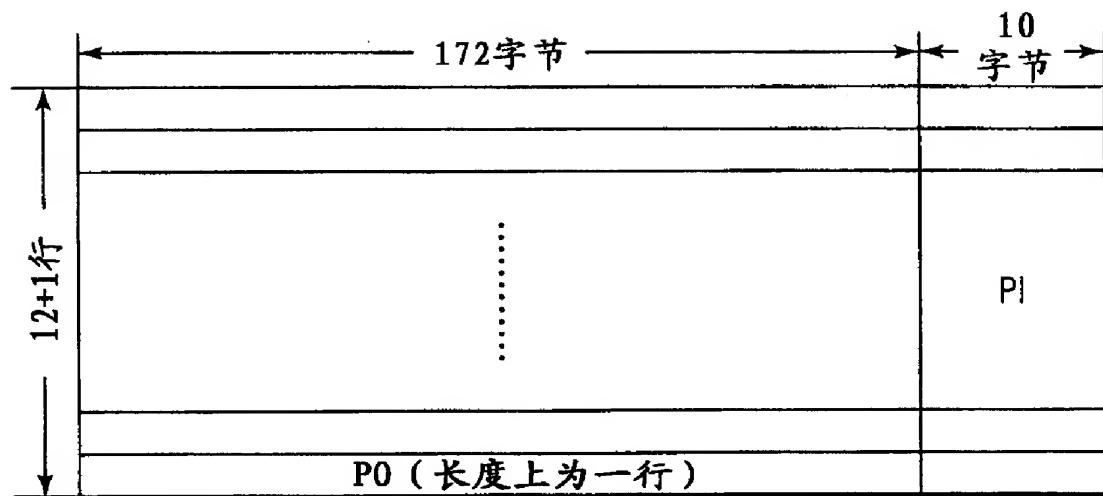


图 5

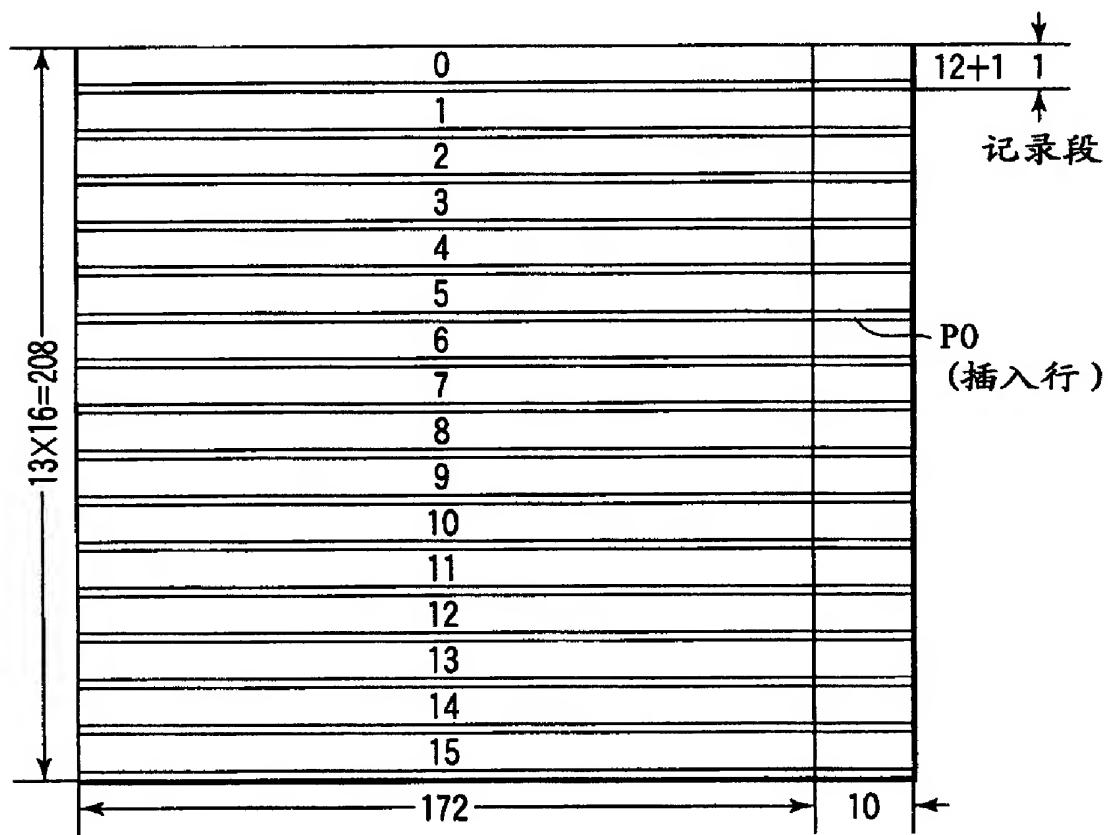


图 6

图 7

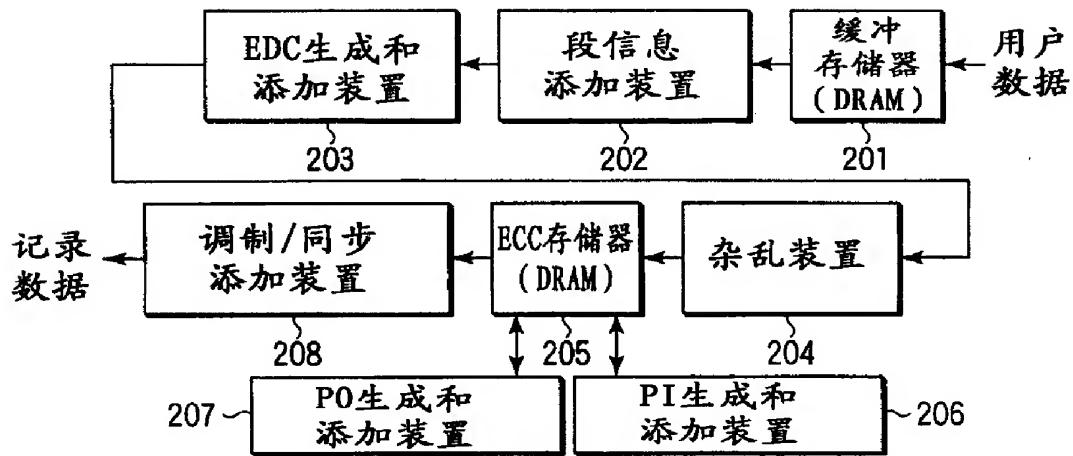


图 8

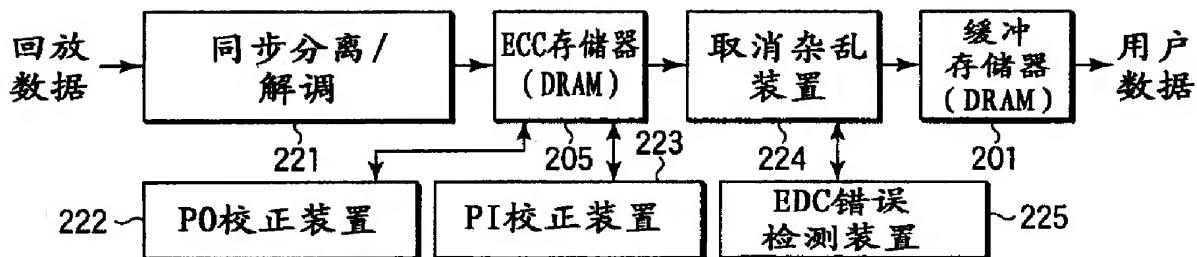


图 9

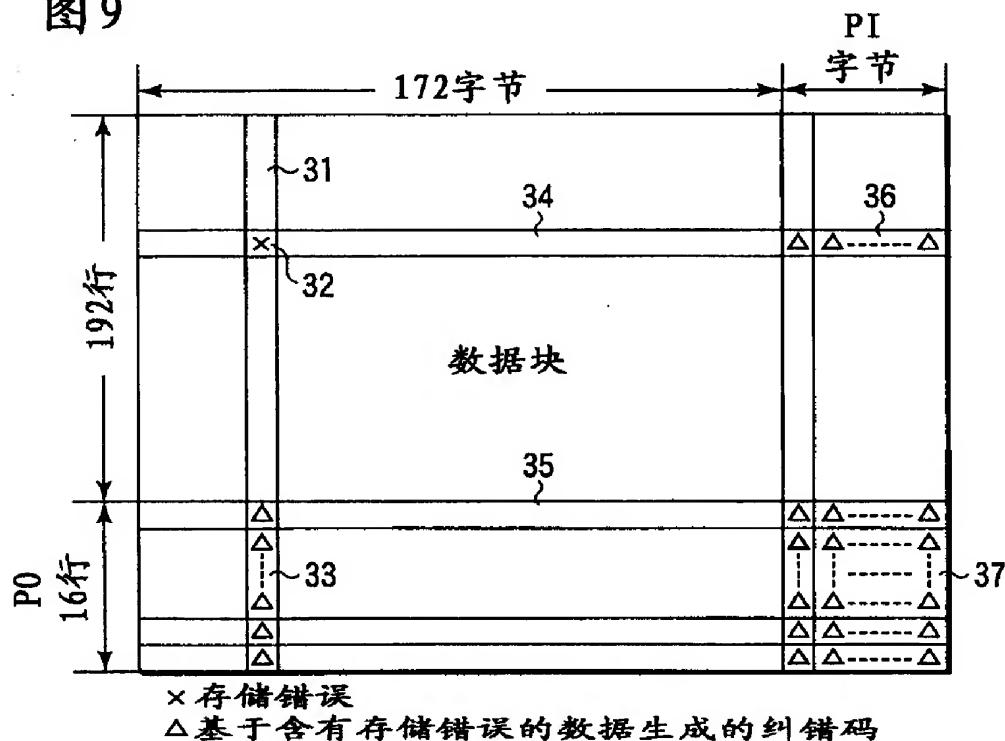


图 10

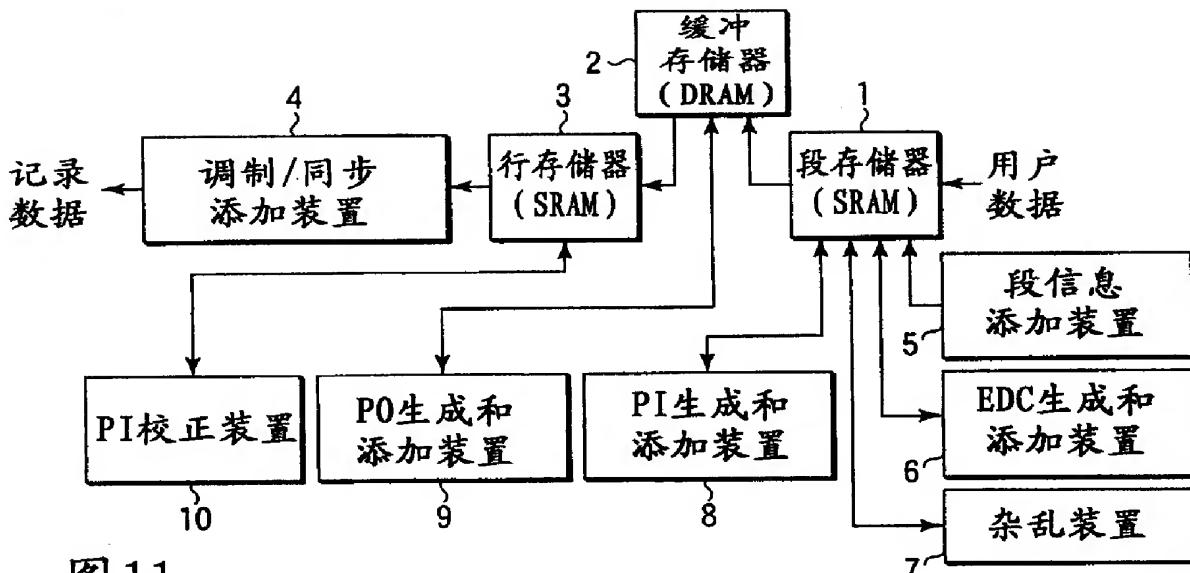


图 11

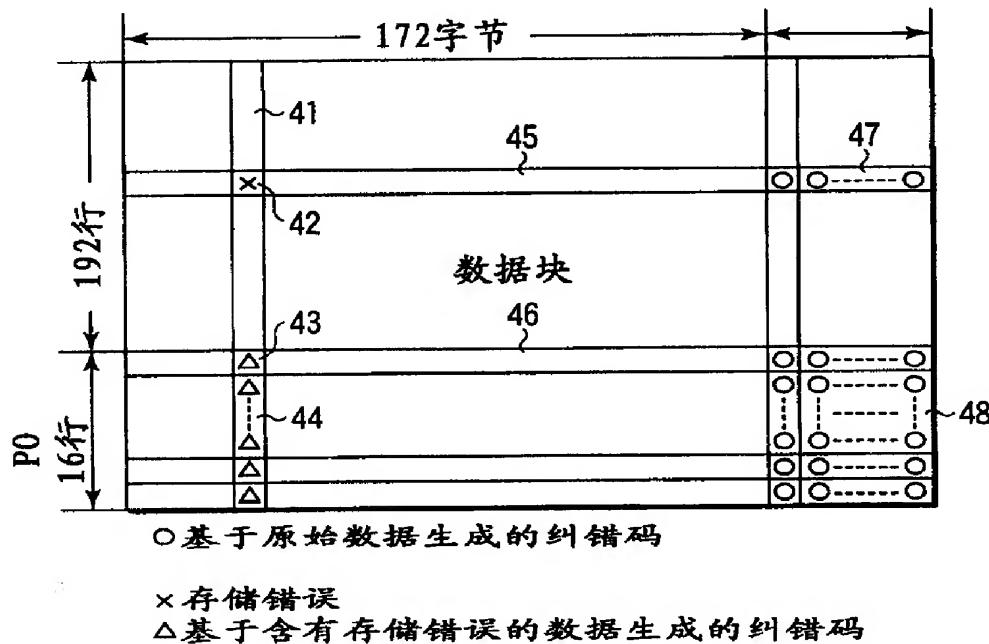


图 12

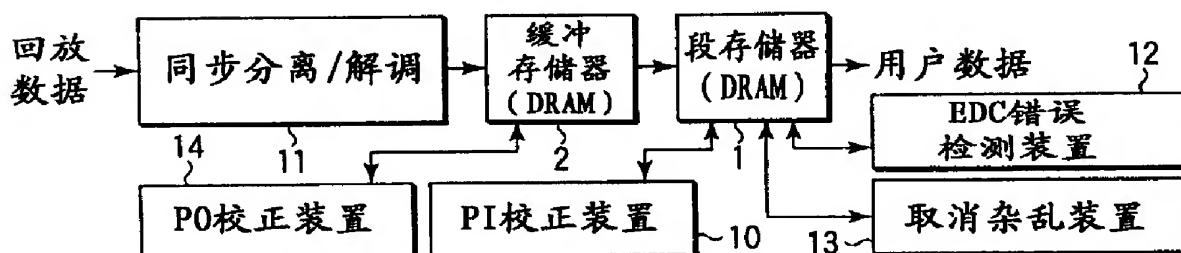


图 13

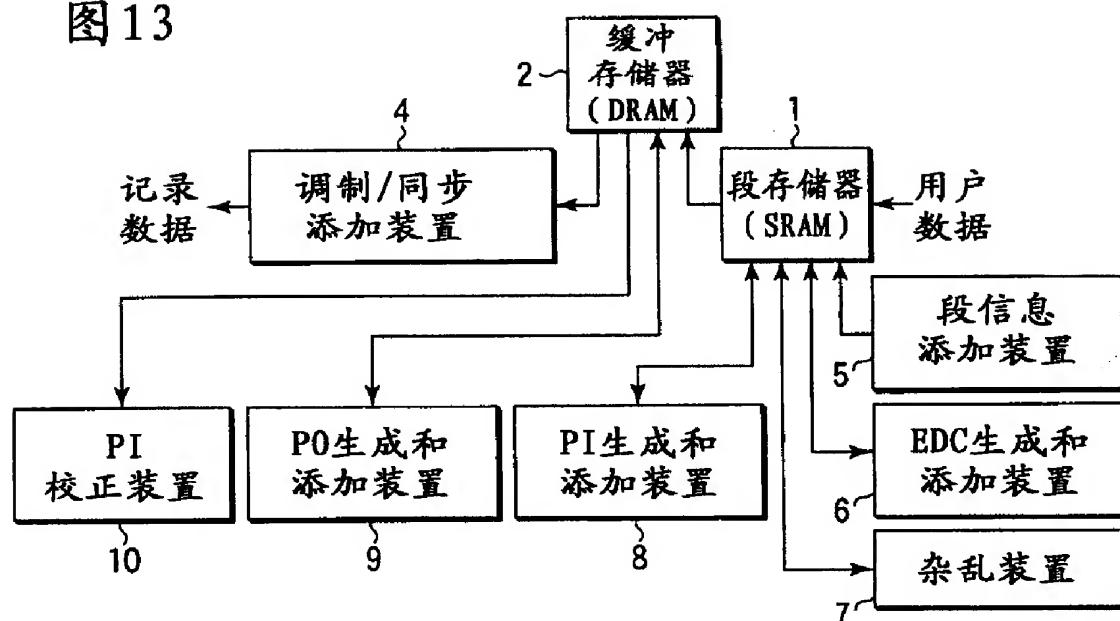


图 14

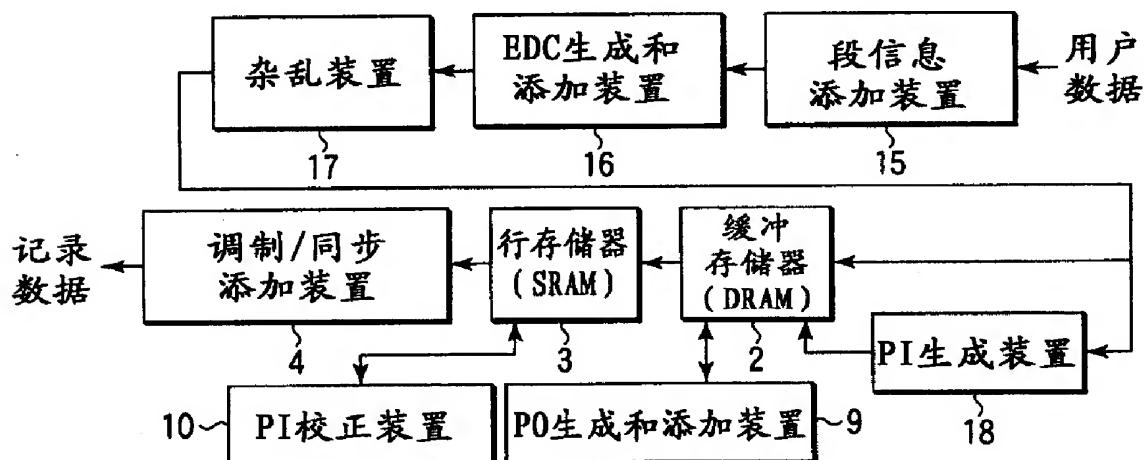


图 15

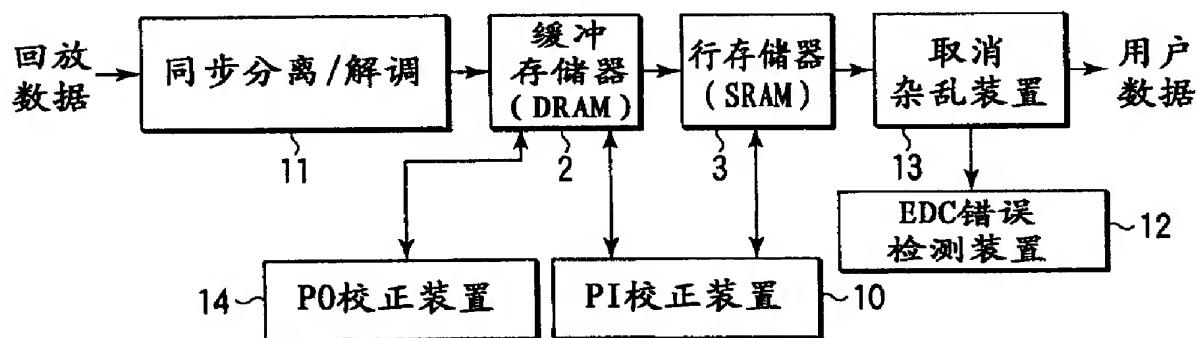


图 16

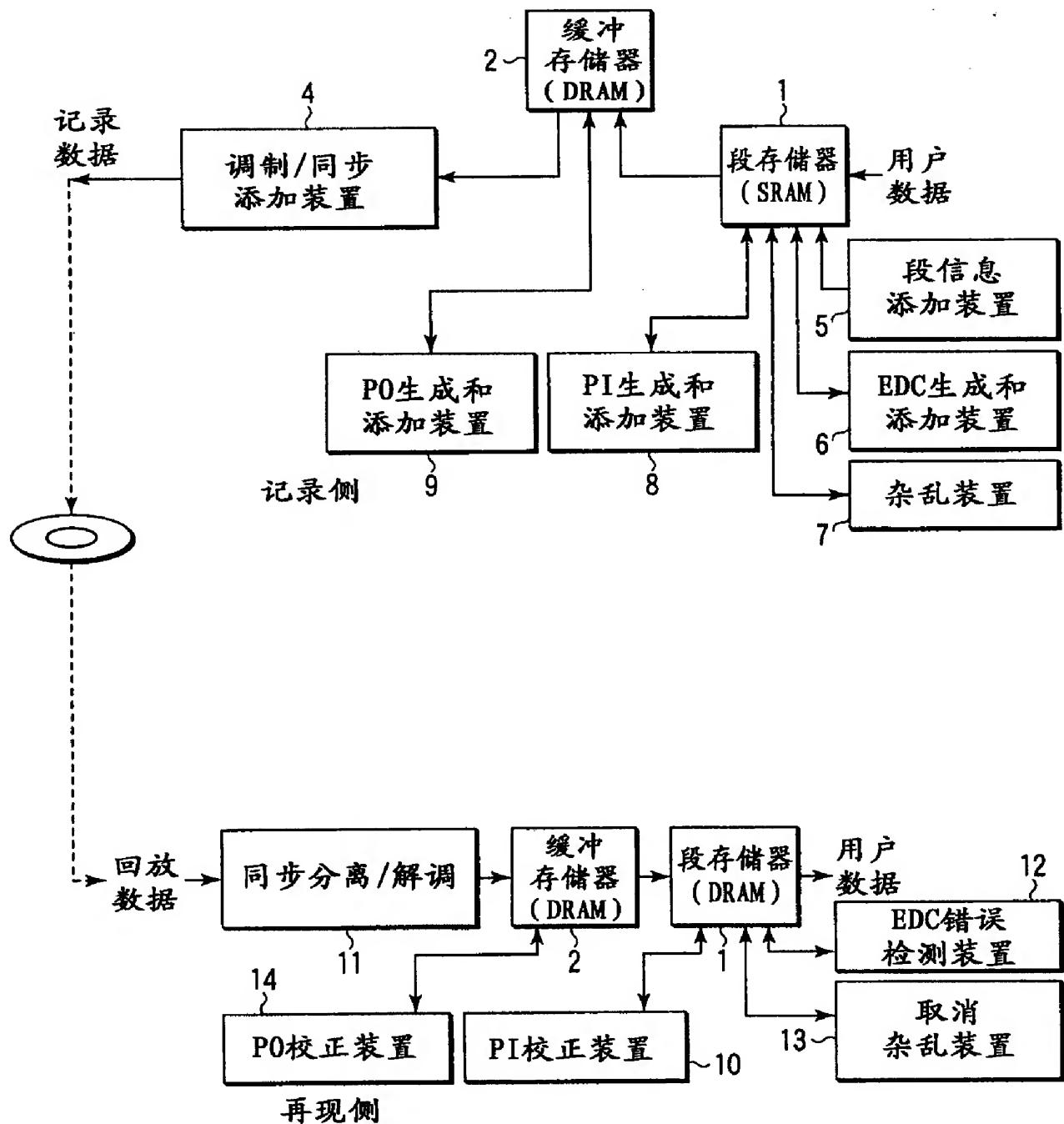


图 17

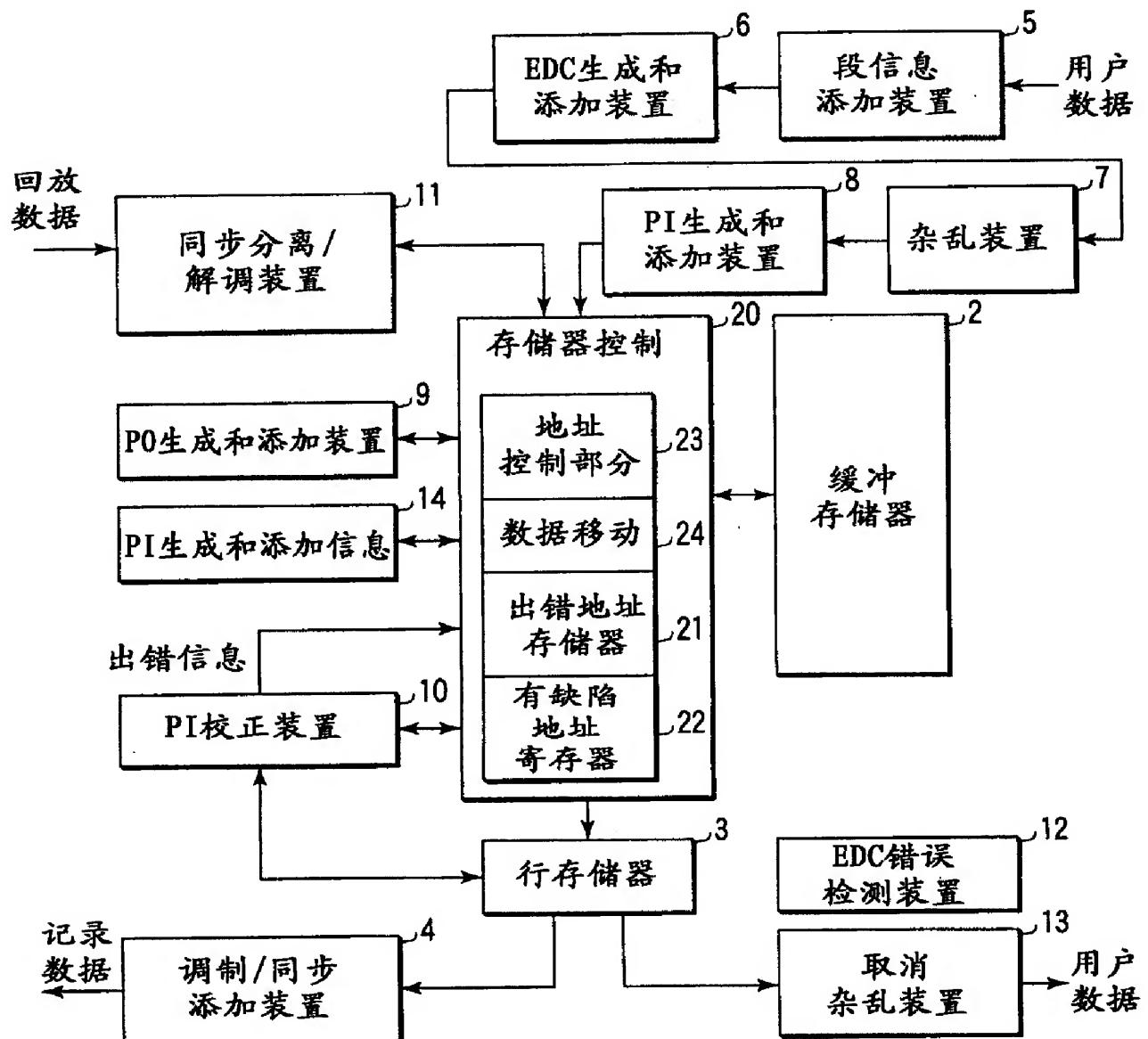
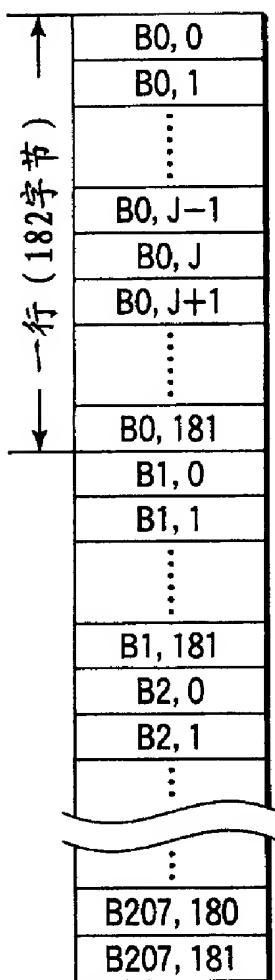


图 18A



在缓冲存储器  
中存储

图 18B

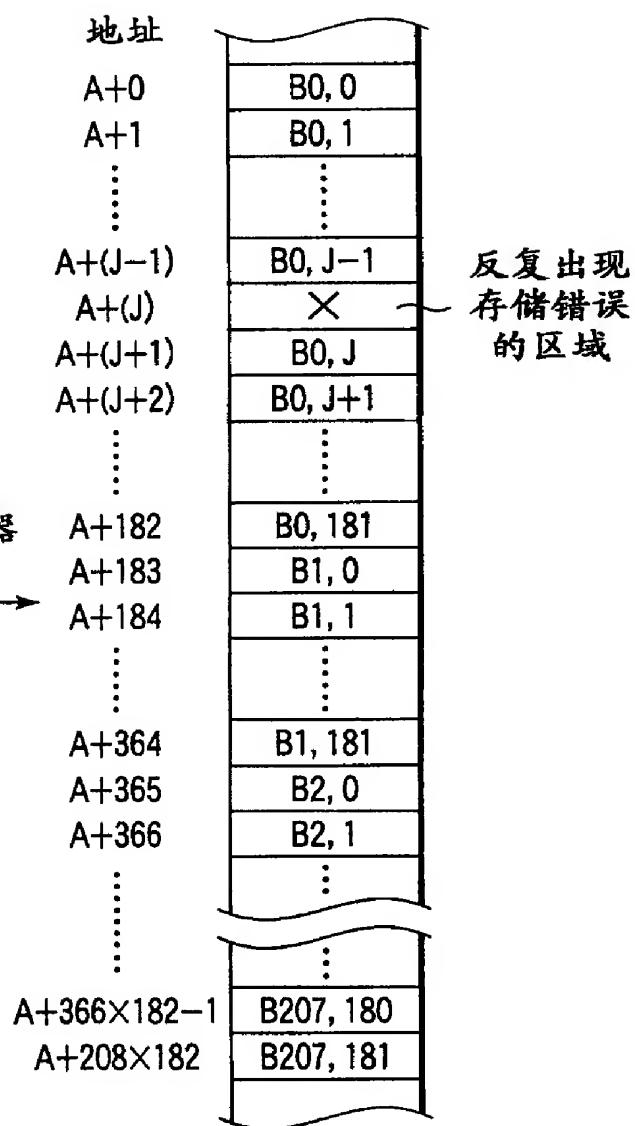


图 19

